

doi: 10.3969/j.issn.1006-1576.2010.03.028

## 基于 FPGA 的 1394b 光纤总线接口设计

郭祎倩, 张春熹, 杨玉生

(北京航空航天大学 仪器科学与光电工程学院, 北京 100191)

**摘要:** 为解决 1394b 光纤总线在军用车辆领域应用过程中的设备兼容性问题, 基于 1394b 异步传输机制, 采用 FPGA 作为中心处理器完成 1394b 接口设计。并以实现 PC 机 1394b 接口与 PC 机串口之间通信为例, 通过 FPGA 实现 RS232 接口连接 PC 机进行系统性能测试, 实现 1394b 光纤总线与通用总线协议设备的兼容。结果表明, 该设计对总线的扩展应用具有一定的作用。

**关键词:** 1394b; 光纤总线; 接口设计; FPGA; 军用车辆

**中图分类号:** TP206 **文献标识码:** A

## Interface Design of 1394b Optical Fibre Bus Based on FPGA

GUO Yi-qian, ZHANG Chun-xi, YANG Yu-sheng

(School of Instrument Science & Opto-Electronics Engineering, Beihang University, Beijing 100191, China)

**Abstract:** In order to solve the compatibility problem of 1394b optical fibre bus's application in military vehicle, the 1394b's interface was realized which was based on 1394b's asynchronous transmission mode and used FPGA as center processor. The connection between RS232 and 1394b was designed to test the system, which accomplished the compatibility of 1394b and general bus protocol. Analysis shows that the design can accelerate 1394b's applications.

**Keywords:** 1394b; Optical fibre bus; Interface design; FPGA; Military vehicle

### 0 引言

总线是连接军用车辆内部各个系统的枢纽和桥梁, 是实现军用车辆数字化、信息化的关键技术。1394b 光纤总线支持 800 Mbps 的传输速率, 并提供了对 STP(屏蔽双绞线)、5 类 UTP(非屏蔽双绞线)、POF(塑料光纤)、GOF(石英光纤)等传输介质的支持<sup>[1]</sup>, 在航空、航天、车辆等众多领域具有广阔的发展空间和拓展潜力<sup>[2]</sup>。1394b 接口卡是 1394b 光纤总线在军用车辆应用中的关键部件, 为 1394b 光纤总线和其他类型总线技术提供信息传输通道, 使不同协议类型的数据流可以实时、可靠地传输。故以 FPGA 为控制器, 结合 TI 公司的协议芯片, 实现 1394b 接口控制器的设计。

### 1 1394b 光纤总线

1394b 的传输模式分为等时传输和异步传输。异步传输通过唯一的 64 位地址确定源节点和目的节点, 通过请求应答模式和错误重传机制来保证异步传输的可靠性, 一般用于要求总线能够准确无误传输数据的场合, 譬如控制命令的传输。与异步传输不同, 等时传输使用一个 6 位的信道号码(Channel ID)来确定一个或多个设备。等时传输

并不要求数据传输的确认, 而是强调了数据的实时性, 适用于传输图像、视频等大量数据的场合<sup>[3]</sup>。

1394b 协议采用分层结构, 由物理层、链路层和事务层组成。等时事务中没有关于事务层服务的内容, 由链路层直接提供服务给应用程序。而异步传输需要事务层来协助完成, 其读、写和锁定操作都由事务层实现。对于等时事务和异步事务来说, 它们的物理层服务是一致的, 然后根据仲裁类型的不同, 将服务传递给链路层, 由链路层根据不同性质的服务决定再向上层传递什么参数。由于市场上具有成熟的 1394b 物理层芯片和链路层芯片, 加上等时传输不涉及事务层内容, 所以基于异步传输机制, 采用 FPGA 实现事务层功能, 从而实现 1394b 光纤总线接口。以实现 PC 机 1394b 接口与 PC 机串口之间通信为例, 介绍 FPGA 实现 1394b 接口的方法, 其系统结构图如图 1。

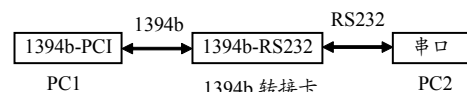


图 1 系统结构图

### 2 硬件构成及实现方案

系统硬件电路由协议芯片、FPGA、光模块及

收稿日期: 2009-10-04; 修回日期: 2009-11-30

基金项目: 航空科学基金, 基于 IEEE-1394b 的新型航空电子综合系统光纤互联技术研究(2008ZC51)

作者简介: 郭祎倩(1987-), 女, 河南人, 北京航空航天大学在读硕士, 从事光纤总线应用技术研究。

外围电路组成，硬件连接图如图 2。

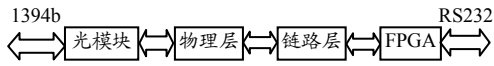


图 2 硬件连接图

协议芯片包括物理层和链路层芯片。物理层芯片选用 TI 公司的 TSB41BA3，提供对各类传输介质的支持，实现 1394b 总线初始化、信号编码解码等功能。链路层芯片选用 TI 公司的 TSB12LV32，负责对异步数据包的寻址、数据校验、分析等，同时与事务层进行通信，上传异步数据包。事务层功能由 FPGA 实现，完成异步传输的读、写和锁定操作。FPGA 选用 ALTERA 公司的 Cyclone II EP2C5。EP2C5 通过对链路层芯片寄存器的读写操作、1394b 异步数据包数据信息的提取以及数据的缓存和时序的匹配完成 1394b 光纤总线接口的设计，从而实现 1394b 和 RS232 之间的通信。光模块采用带有自诊断功能的光纤收发器 FTLF8519，通过电光转换和光电转换实现光纤链路。

### 3 FPGA 软件实现

1394b 的异步传输通过事务层对链路层芯片的读、写操作完成。链路层芯片将从总线上接收的异步数据包缓存在通用接收 FIFO (General Receive FIFO, GRF) 中，同时产生中断，通知事务层有数据到来。事务层收到中断后，读取 GRF 获取完整的异步数据包。事务层对异步数据包的分析，去除各种包部件获取数据信息，并根据异步数据包的类型构造响应包。同时通过对异步发送 FIFO (Asynchronous Transmit FIFO, ATF) 的写操作，完成响应数据包的发送。

系统中 FPGA 主要完成以下功能：1) 实现链路层微控制器接口，从 1394b 总线上接收数据或发送数据到 1394b 总线上；2) 对接收到的数据进行分析、缓存；3) 实现 RS232 接口，从 RS232 总线上接收数据或发送数据到 RS232 总线上。

如图 3，FPGA 设计分为 3 个模块：LLC 微控制接口模块、数据缓存模块和 RS232 接口模块。LLC 微控制器接口模块实现链路层芯片 TSB12LV32 的微控制器接口时序；完成对链路层芯片、物理层芯片内部寄存器的配置及状态的读取；完成对 ATF、GRF 的读、写操作以及对来自链路层芯片中断的检测和处理。

如图 3，bclk 是由 LLC 微控制器接口模块提供给链路层芯片的时钟信号，LLC 微控制器接口模块

拉低 mcs，开启对 TSB12LV32 的读写。读时序中，当时钟 bclk 采样到 mcs 为低且 mwr 为高时，数据线 md[15:0]被使能并且由与地址线 ma[6:0]对应的寄存器或 FIFO 值所驱动。在下一个 bclk 上升沿，TSB12LV32 将 mca 信号拉低表示一次请求操作的完成。LLC 微控制器接口模块检测到 mca 为低电平后，拉高 mcs。TSB12LV32 检测到 mcs 置高后，将 mca 变为高指示一次读操作的完成。写时序中，时钟 bclk 采样到 mcs 为低电平，TSB12LV32 立即将 mca 置低，mcs 和 mwr 都为低电平时，数据线 md[15:0]上的数据有效，写入与地址线 ma[6:0]对应的寄存器或者 FIFO 中。LLC 微控制器接口模块检测到 mca 为低后拉高 mcs，TSB12LV32 将 mca 拉高指示一次写操作的完成。

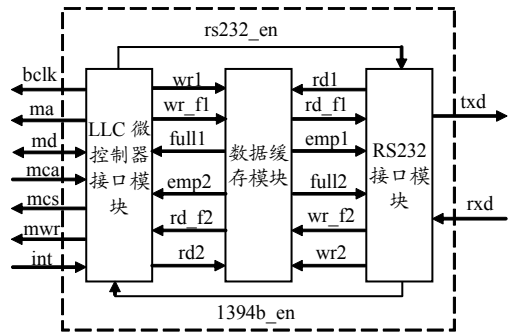


图 3 FPGA 功能模块

LLC 微控制器接口模块程序流程图如图 4。系统初始化之后首先对链路层寄存器进行配置，需要配置的寄存器包括诊断寄存器 (20h)、FIFO 状态寄存器 (30h)、控制寄存器 (08h) 和中断屏蔽寄存器 (10h)。寄存器配置完成后，读中断检测自标识是否结束。自标识结束之后，1394b 设备可以通过 1394b 接口卡读取 232 设备数据。为避免 232 对 1394b 读请求包响应超时的问题，采用 PC1 以四字节写请求包的形式发送命令到 1394b 接口卡，该数据包中包含要从串口读取的数据长度。1394b 接口卡收到命令后，一方面构造响应包发送给主控节点 PC1，另一方面使能 RS232 接口模块接收端接收相应数据长度的数据。232 数据接收完成之后，1394b 接口卡构造数据块写请求包 (如果读取数据为 4 个字节，则构造四字节写请求包) 向主控节点 PC1 发送数据，随之检测写响应包，收到写响应包后完成该次数据的传输，否则重新发送数据。

RS232 接口模块包括接收端和发送端 2 部分，主要是实现 RS232 接口时序，同时将从数据缓存模块读取的 32 位数据进行并串转换发送到 RS232 总

线上以及将从 RS232 总线上接收到的数据进行串并转换转发到数据缓存模块。RS232 采用 115200 的波特率, 数据格式为 1 位起始位、8 位数据位、1 位停止位、无奇偶校验位。

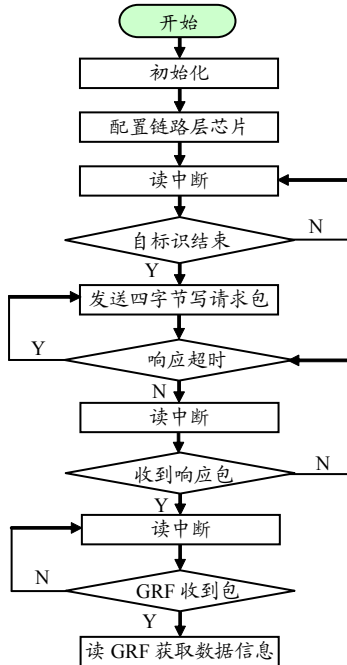


图 4 LLC 微控制器接口模块程序流程图

数据缓存模块由 FPGA 内部的 IP 核实现, 包括 2 个 32 位宽的 FIFO。其中, FIFO1 用于缓存由 1394b 向 RS232 发送的数据, 从而在一定程度上解决高速总线低速总线之间通信过程中出现的数据溢出问题。FIFO2 用于缓存由 RS232 向 1394b 发送的数据。由于 1394b 数据传输速率很高, 如果每次收到一个 8 位的 RS232 数据就产生一个 1394b 异步数据包, 就会大大降低 1394b 的总线利用率。采用 FIFO2 对 RS232 数据进行缓存, 数据发送完成后由 RS232 接口模块产生使能信号 1394b\_en。LLC 微控制器接口模块接收到使能信号后, 通过 rd2 和 rd\_f2 从数据缓存模块读取数据, 同时产生一个异步数据包发送到 1394b 总线上。这样, 可以大大提高 1394b 的总线利用率, 提高系统性能。

系统可以实现 PC 机串口通过 1394b 接口卡读取 1394b 设备数据。LLC 微控制器接口模块检测到 GRF 收到数据包中断后, 读取 GRF (60h) 获取数据包。同时对收到的数据包进行分析, 一方面取出数据信息通过 wr1 和 wr\_f1 传递给数据缓存模块; 另一方面判断该数据包是否需要发送响应包, 如果需要发送响应包, 则构造响应包通过写 ATF 发送到 1394b 总线上。LLC 微控制器接口模块接收到数据包后使能 RS232 接口模块发送端, 获得使能后

RS232 接口模块通过 rd1 和 rd\_f1 从数据缓存模块读取数据信息, 按照 RS232 协议的时序要求将数据信息发送到 RS232 总线上。

#### 4 实验验证

对于提出的基于 FPGA 的接口设计, 测试过程中采用带有 1394b-PCI 卡的 PC1 作为 1394b 设备, PC2 作为 RS232 设备, 按照图 1 连接起来。

实验中采用 PC 机上层软件可以获得光总线系统网络的拓扑图, 如图 5。该图中 CRT2 和 LCL1 均为 1394b 的 PC 节点, NODE0 为 1394b 接口卡。由拓扑图及上层软件分析可知 0 号节点有 3 个端口, 端口 0 和端口 1 未连接, 端口 2 连接到父节点; 1 号节点有 3 个端口, 端口 0 和端口 2 未连接, 端口 1 连接到父节点; 2 号节点有 3 个端口, 端口 0 和端口 2 连接到子节点, 端口 1 未连接。

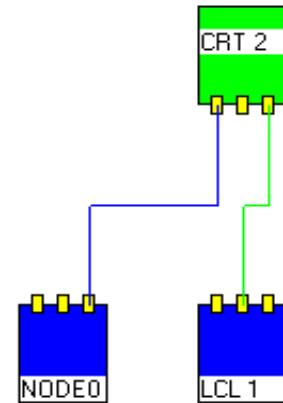


图 5 系统拓扑图

0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20	21	22	23	24	25	26	27	28	29	30	31
1	0	Phy_ID		O	L	gap_cnt		sp	rsv	c	pwr	p0	p1	p2	i	m															
Logical inverse of first quadlet																															

图 6 1394b 自标识包格式

表 1 1394b 自标识包关键字说明

名称	意义
Phy_ID	节点的物理标识
p0~p2	端口连接状态
	00: 没有端口
	01: 没有连接
	10: 连接到父节点
	11: 连接到子节点

通过串口调试助手读出的对应于该拓扑图的自标识包数据如下: 80 7F C4 5A, 81 7F CC 64, 82 7F CC DE。根据 SID 包格式 (图 6、表 1) 可知 2~7 位表示节点的物理标识, 24~25 位、26~27 位、28~29 位分别表示节点 0~2 端口的连接状态。分析自标识包中 80 7F C4 5A 可知该节点为 0 号节点, 端口 0 和端口 1 没有连接, 端口 2 连接至父节点; 分

析 SID 包中 81 7F CC 64 可知该节点为 1 号节点，端口 0 和端口 2 没有连接，端口 1 连接至父节点；分析 SID 包中 82 7F CC DE 可知该节点为 2 号节点，端口 0 和端口 2 连接至子节点，端口 1 未连接，与拓扑图信息完全吻合。

实验中，PC1 发送命令从串口读取 28 个字节。实验结果如图 7、图 8，图 7 发送部分为串口收到命令后发送的数据，接收部分为接收到的 1394b 的目标标识包。图 8 为 1394b 主控机 (PC1) 接收到相应数据长度的数据。通过对比可知：1394b 可以正确无误地接收 RS232 数据。

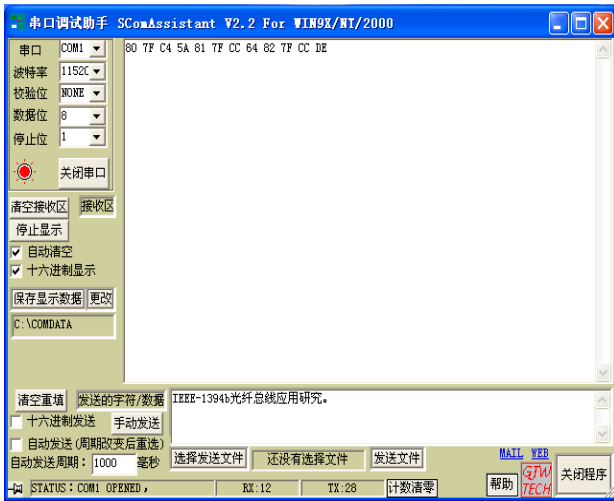


图 7 串口发送及接收的数据

RS232 串行总线之间的可靠数据传输。该设计提供了 1394b 光纤总线与通用接口设备的兼容，对该总线的扩展应用具有重要意义。

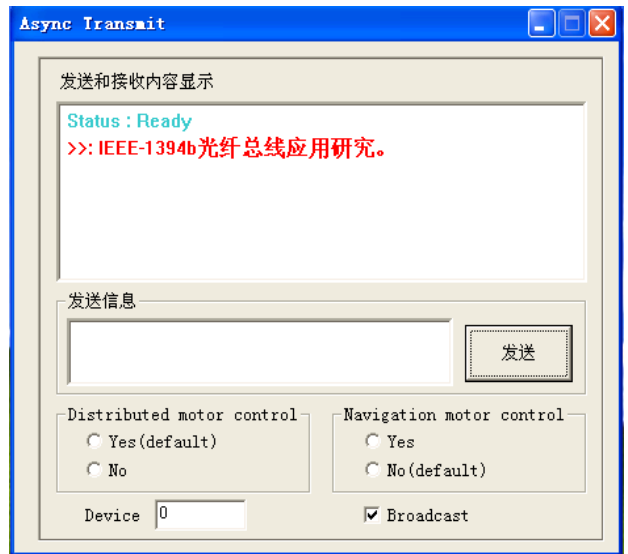


图 8 1394b 接收的数据

参考文献:

- [1] 张大朴, 王晓, 张大为, 等. IEEE 1394 协议及接口设计 [M]. 西安: 西安电子科技大学出版社, 2004: 15-18.
- [2] 段靖远, 史浩琴, 张春熹. 基于 IEEE-1394b 协议带有自诊断功能的光电转换实现[J]. 陕西师范大学学报(自然科学版), 2006, 34(6): 108-109.
- [3] Microprocessors and Microcomputer Standards Committee of the IEEE Computer Society. IEEE Standard for a High-Performance Serial Bus-Amendment 2[S]. 2002: 12.

5 结束语

通过实验，系统可以实现 1394b 光纤总线和

\*\*\*\*\*  
(上接第 78 页)

通过实验，解算超定方程计算出 X、Y 轴灵敏度比值为 1.005，调整两轴输出，减小灵敏度误差带来的测角偏差。根据补偿后的结果和理论步进值比较可知，输出角度的绝对误差可以控制 0.58°，局部误差为 1°，符合设计要求。

对于姿态的测量，实时性至关重要，当弹体的滚转速率为 30 r/s 时，如果测量角度达到 1°，那么

$$\text{每度的响应时间为 } t \leq \frac{1}{\omega \times 360} \leq 92.6 \mu\text{s}.$$

整个测量系统响应时间分配为：磁阻传感器的响应时间，A/D 转换时间，通信输出时间以及解算算法时间。经过公式和实验可满足所设计的角度测量装置的响应时间小于 40 μs，远小于 92.6 μs 的系统要求。

6 结论

经过误差传递分析，并对载体在水平状态下进

行 0~360° 实测，结果表明其姿态测角精度优于 1°，可以为弹道修正弹姿态角探测所利用。该方法具有原理简单，无累积误差，高精度，以及良好的频率响应特性等诸多优点。虽然在实验室调试，系统稳定且达到预期精度，但实际中还应考虑由于地球表面不同海拔，不同纬度及弹体在不同的高度飞行时，周围环境问题都会引起磁阻传感器的输出误差。

参考文献:

- [1] 徐晓东, 赵忠, 李丽锦. 采用磁阻传感器与加速度计的电子罗盘设计[J]. 兵工自动化, 2005, 24(5): 21-22.
- [2] 桂延宁, 杨燕. 基于太阳方位角原理的炮弹飞行姿态遥测[J]. 兵工学报, 2003, 24(2): 250-252.
- [3] 魏颖. 利用加速度计确定弹道修正弹的滚转姿态[D]. 南京理工大学, 2006.
- [4] 杜振宇, 石庚辰. 弹体飞行姿态测量方法探讨[J]. 探测与控制学报, 2002, 24(1): 53-56.
- [5] Honeywell. 1- and 2-Axis Magnetic Sensors HMC1001 / 1002.2001. [http:// www. Magnetic- sensors.com](http://www.Magnetic-sensors.com).