

doi: 10.3969/j.issn.1006-1576.2010.06.028

钻地试验硬回收数据采集系统

龙祖利

(西南科技大学 网络教育学院, 四川 绵阳 621010)

摘要: 针对传统的采集系统难以适应高速数据采集要求的特点, 采用 FPGA 代替单片机完成高速数据采集。该数据采集系统由接口电路、ADC、FPGA、振荡器和混合有 EEPROM、SRAM 的非易失存储器等组成。利用 FPGA 的 I/O 口完成八路开关量采集。通过 A/D 转换模拟量, 利用 FPGA 的 I/O 口完成模拟量采集。结果表明, 该方法简单实用, 可提高数据采集的速度, 但由于 FPGA 芯片体积较大, 不利于抗冲击, 还需作进一步改进。

关键词: 硬回收; FPGA; 数据采集系统; VHDL

中图分类号: TP274+.2 **文献标识码:** A

Hard Recycling Data Acquisition System of Energy-Penetrating Experiments

LONG Zu-li

(College of Network Education, Southwest University of Science & Technology, Mianyang 621010, China)

Abstract: Acquisition System difficultly adapts to the requirements of high-speed data acquisition, instead of using FPGA to replace SCM (Single Chip Mickey). The data acquisition system by the interface circuits, ADC, FPGA, oscillator and mixed with EEPROM, SRAM, non-volatile memory components is composed. The use of FPGA's I/O port complete the acquisition of eight-way switch. Analog through the A/D converter and the final use of the FPGA I/O port completes the simulation of acquisition. The results show that the method is simple and practical, can improve the speed of data acquisition, but because of relatively large size of FPGA chips is not conducive to anti-shock, the data acquisition system remains to be further improved.

Keywords: Hard recycling; FPGA; Data acquisition system; VHDL

0 引言

硬回收测量^[1]是在钻地器 (Earth-penetrating Weapon, EPW) 内部安装的记录仪, 以实时记录、事后回收的工作方式取得钻地器碰撞试验数据, 目前是钻地器高速碰撞试验唯一可行的测试手段。传统的采集系统是在单片机控制下完成信号采集、传输、存储、回收等, 难以适应高速数据采集的要求, 故设计采用基于 FPGA 的高速数据采集系统^[2-3]。

1 原理与实现途径

数据采集系统主要由接口电路、ADC、FPGA、振荡器和混合有 EEPROM、SRAM 的非易失存储器等组成, 如图 1。记录仪所要实现的电气功能是: 信号的转换、采集、控制和存储, 电路组成框图见图 1。因开关信号为 TTL 电平, 可与 FPGA 直接接口, 利用 FPGA 的 I/O 口完成八路开关量采集。模拟量通过 A/D 转换, 然后利用 FPGA 的 I/O 口完成模拟量采集。

采集到的数据通过片内 RAM 并存储到非易失

存储器中。存储到非易失存储器中的数据, 加电后通过 RS232 与微机相连, 并读出数据。

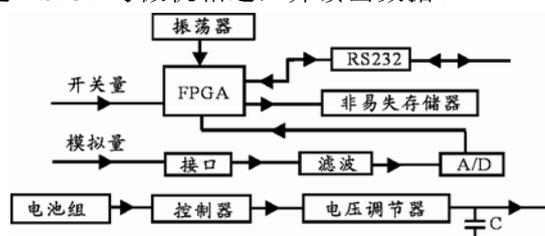


图 1 记录仪电路组成框图

2 软件设计

2.1 软件实现的功能

根据硬件电路的设计, 软件应完成以下功能:

- 1) 数据采集: 包括外部输入的开关量的直接采集和经 A/D 转换器数字化后的模拟量的采集。
- 2) 数据存储和存储空间检测: 包括采集的开关量和模拟量的数据存储, 并检测数据存储空间, 当检测到存储器写满时结束数据的采集、存储过程, 并实现工作状态的转变。
- 3) 记录仪工作状态检测与控制: 在记录仪加电

收稿日期: 2010-01-11; 修回日期: 2010-03-10

作者简介: 龙祖利 (1975-), 男, 重庆人, 讲师, 硕士, 从事光纤通信、光电子及钻地试验的数据采集等方面研究。

时，对记录仪的初始状态进行设置。需设置的初始状态有工作状态、过载阈值、采样模式。在记录仪加电时，通过检测 I/O 口电平，控制记录仪进入数据采存或等待数据读出 2 种工作状态之一。

4) 数据存储空间清零：对数据存储空间的旧数据进行清除，防止新旧数据混淆。

5) 存储数据它机读出：使存储器内的数据通过笔记本电脑等它机读出。

2.2 软件流程设计

采用 VHDL 语言进行编程，按关联关系进行模块化设计。数据采集、数据存储和存储空间检测、记录仪工作状态检测和控制作为软件的主模块，数据存储空间清零、存储数据它机读出作为 2 个独立的子模块。

主模块流程如图 2。从 FPGA 加电复位开始，对记录仪的初始状态进行设置，之后判断 I/O 口的电平，根据检测结果决定进入数据采存状态还是数据读出状态。

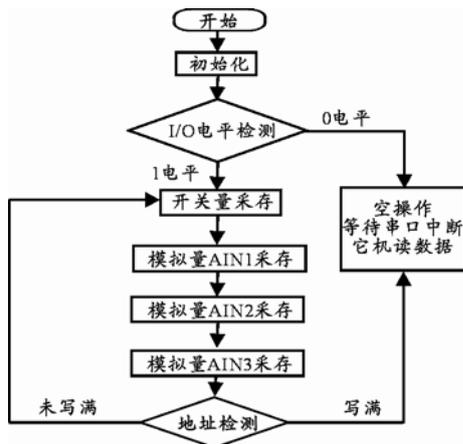


图 2 主模块流程

选择 FPGA 的一个 I/O 口作为记录仪的工作状态控制线。I/O 口在记录仪加电前接地，加电后被检测为 0 电平，记录仪进入数据读出等待状态。在该状态下，记录仪执行空操作，当出现串口中断申请时，通过串口中断服务程序读出存储器内的数据。

I/O 口电平浮空，加电后并接收到触发信号后，被检测为 1 电平，记录仪进入数据采存状态。在该状态下，记录仪完成开关量、模拟量的采集和存储。触发信号，采样的开关量和模拟量由采样模式决定。在每次对各路数据采存一次之后，对存储器的地址空间进行一次检测。

存储数据它机读出，该模块通过串口中断调用，

采用存储器的连续读方式存储器的全部数据一次读出，其流程如图 3。该流程按存储器的连续写时序编制。读出一个字节数据，在每次读出一个字节数据后进行一次串口发送。通过检测高位片地址重复读数据，当地址达到最后一位时产生停止条件。

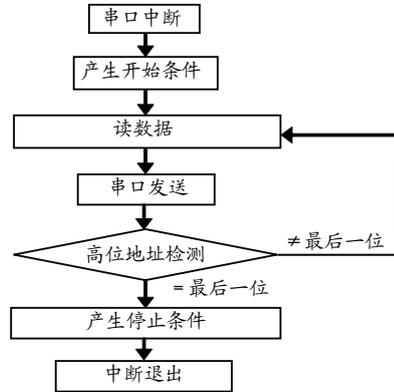


图 3 数据它机读出流程

数据存储空间清零，该模块通过串口中断调用，对存储器清零，流程见图 4。

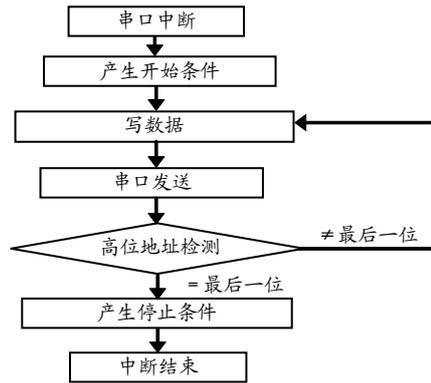


图 4 存储器清零流程

3 结束语

由于所采用的 FPGA 芯片体积较大，使记录装置的重量和体积都有所增大，不利于抗冲击，还需作进一步改进。随着常规武器的发展，对硬回收测量的需求越加迫切，要求也越苛刻，硬回收对电子器件的依耐性强，故还需投入更大的人力和财力，以实现记录仪的小型化和数据的高速采集。

参考文献：

- [1] 高进忠. 高过载环境硬回收测量供电技术[J]. 电子学与光电子学, 2000, 7(5): 43-46.
- [2] 徐志军, 徐光辉, 等. CPLD/FPGA 的开发与应用[M]. 北京: 电子工业出版社, 2002.
- [3] 李广军, 孟宪元. 可编程 ASIC 设计及应用[M]. 成都: 电子科技大学出版社, 2000.