

doi: 10.7690/bgzdh.2016.04.021

## 某型机箱的电磁屏蔽仿真分析

刘晨敏, 杨 眉

(西南自动化研究所智能制造技术研发中心, 四川 绵阳 621000)

**摘要:** 为实现良好的电磁屏蔽, 利用 CST 工作室套装™软件的 TLM 时域求解器对某型机箱的屏蔽效能进行仿真分析。对比分析 2 种激励入射方式, 对涉及电磁泄漏的常见结构如散热孔阵、接缝等进行探讨, 并通过仿真分析了螺钉间距对机箱屏蔽效能的影响。仿真结果表明: 入射方式对孔缝处的屏蔽有显著影响; 随螺钉间距减小, 其对机箱屏蔽效能影响的增速下降。该研究可为机箱的电磁屏蔽设计和机箱结构优化提供参考。

**关键词:** 电磁屏蔽; 机箱; 电磁泄漏; 屏蔽效能

**中图分类号:** TP391.9 **文献标志码:** A

## Simulation Analysis for Electromagnetic Shielding of Certain Type Chassis

Liu Chenmin, Yang Mei

(Research & Development Center of Intelligent Manufacturing Technology,  
Southwest Automation Research Institute, Mianyang 621000, China)

**Abstract:** To achieve excellent electromagnetic shielding, the shielding effectiveness of a type chassis was simulated and analyzed using TLM solver provided by CST STUDIO SUITE™. By comparing the two kinds of excitation incidence modes, the common structures involving electromagnetic leakage were discussed, such as aperture arrays and seams. Further simulation analysis for the influence of screw spacing on the chassis shielding effectiveness was carried out. The simulation results show that excitation incidence modes have a significant impact on the shielding effectiveness of the apertures and seams. With the decrease of the screw spacing, the growth of its impact on the chassis shielding effectiveness declines. The research results provide a reference for electromagnetic shielding design and structure optimization of chassis.

**Keywords:** electromagnetic shielding; chassis; electromagnetic leakage; shielding effectiveness

### 0 引言

电磁干扰是客观存在的物理现象。屏蔽是一项重要的电磁干扰控制技术, 即电磁兼容性控制技术。在实际工程设计中, 往往需要考虑制造工艺、进出线、通风散热和维修拆卸等因素, 机箱不可能完全密闭, 一般都有缝隙, 造成导电不连续性, 在缝隙及开孔处产生电磁泄漏, 降低机箱的屏蔽效能<sup>[1]</sup>; 因此, 需要对电磁泄漏结构进行研究分析, 以便有针对性地优化机箱结构, 实现良好的电磁屏蔽。基于此, 笔者针对某型机箱进行了屏蔽效能的仿真分析, 并考察分析了螺钉间距对屏蔽的影响。

### 1 机箱的物理模型

如图 1 所示, 分析对象为某型机箱, 尺寸为 350 mm × 270 mm × 160 mm。为减小缝隙长度, 箱体通过铸造成型, 材料选用导电性较好的铸铝, 壁厚为 5 mm。上盖板上开有散热槽, 与箱体通过螺钉搭接, 螺钉间距 60 mm, 装配误差 0.1 mm。插箱主要由插板、导轨板和带有通风孔的护罩等组成, 构成相对独立的空间。印制板固定在插箱内部。箱体左端开

有圆形的通风孔阵, 圆孔直径 3 mm, 孔阵尺寸  $\phi 48$  mm, 空占比(镂空部分的面积占整个周期面积之比)为 0.72。采用具有 EMI 屏蔽性能的圆形连接器。钮子开关、指示灯等与机箱的连接处均衬有导电橡胶板。低通滤波器的截止频率为 1 MHz。显示屏窗口采用 200 目的丝网夹层屏蔽玻璃进行电磁屏蔽。

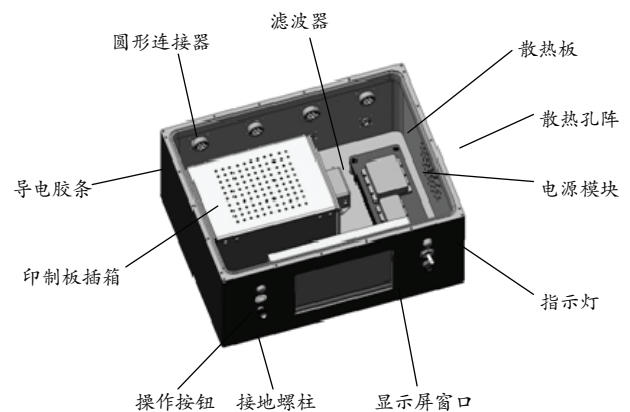


图 1 某型机箱模型

### 2 仿真方法

机箱上一般有如上述的散热孔缝、导电橡胶、

收稿日期: 2015-12-22; 修回日期: 2016-01-29

作者简介: 刘晨敏(1989—), 女, 河南人, 硕士, 助理工程师, 从事电子设备结构设计及非标设备设计研究。

金属搭接和金属丝网等细小的电磁泄漏结构，其电尺寸远小于波长，却是主要电磁泄漏源，不能忽略；故须采用全波电磁场仿真算法，并需要划分足够小的体网格或面网格来分辨上述细小结构，导致网格数量激增，不仅使仿真时间急剧增大，而且会降低仿真结果的精度。笔者采用 CST 工作室套装<sup>TM</sup>（以下简称 CST）中的微波工作室特有的精简模型库，能精确地仿真精细电磁泄漏结构的 EMC 特性<sup>[2]</sup>。

CST 是纯电磁场仿真软件，包括印制板工作室、微波工作室和电缆工作室等子软件。其中，微波工作室是基于有限积分法的三维高频电磁场仿真软件，内含时域求解器、频域求解器、本征模求解器和高频渐进求解器等求解器，采用基于专家系统的全自动网格划分，广泛用于处理电磁场仿真问题<sup>[3]</sup>。

基于平面波理论的传输线矩阵法（transmission-line modeling method, TLM）是一种有效的电磁场仿真时域算法，适用于任意结构、任意介质，仿真时间和所占内存大小均正比于网格数量的一次方。利用 TLM 法对屏蔽效能仿真可获得较宽的频域响应，并能清楚表示出各参数对屏蔽的影响。另外，传输线矩阵法支持 CST 的精简模型库。

因此，笔者选用 CST 的传输线矩阵法来仿真某型机箱的屏蔽效能，有利于对机箱的电磁兼容性进行预测与分析，进而优化机箱结构设计，节约实际测试成本。

### 3 某型机箱的屏蔽效能仿真分析

#### 3.1 屏蔽效能

根据屏蔽效能 (SE) 的定义：

$$SE_E = 20 \lg \left| \frac{E_0}{E_s} \right|; \quad (1)$$

$$SH_H = 20 \lg \left| \frac{H_0}{H_s} \right|。 \quad (2)$$

式中： $E_0$ 、 $H_0$  是屏蔽前某处的电场强度、磁场强度； $E_s$ 、 $H_s$  是屏蔽后同一处的电场强度、磁场强度。因此，需要分别仿真有屏蔽体和无屏蔽体情况下机箱的电磁场强度。

#### 3.2 仿真模型的建立

建立正确的仿真模型是进行电磁兼容仿真的首要条件。由几何模型到仿真模型，部分结构如散热孔阵等需要采用 CST 提供的精简模型，其中，上盖板和箱体的金属搭接用 Seam 精简模型，散热孔阵

采用 Vent 精简模型，屏蔽丝网采用 Thin panel 和 Wire mesh 进行简化。D 型导电橡胶条不能直接采用 CST 内置的简化模型，需要计算转移阻抗来描述，其仿真模型如图 2 所示。

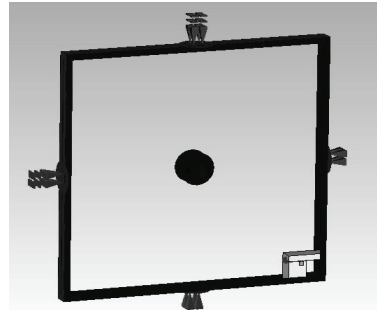


图 2 D 型导电橡胶条的仿真模型

转移阻抗为

$$Z_T = \frac{V_0}{J_s} = \frac{EL}{H}。 \quad (3)$$

其中： $J_s$  为某频点下缝隙外部的表面电流，A/m； $V_0$  为缝隙内部的瞬间感应电压，V； $E$  为该频点下的电场强度，V/m； $L$  为缝隙宽度，m； $H$  为该频点下的磁场强度，A/m。通过仿真得出：在 0.5 GHz 频点， $L=0.2$  mm 下，电场强度约为 11.97 V/m，磁场强度约为 5.1 mA/m。根据式 (3)，可求出其转移阻抗为 0.469  $\Omega$ /m。

采用上述的精简模型，某型机箱屏蔽效能的仿真模型如图 3 所示。

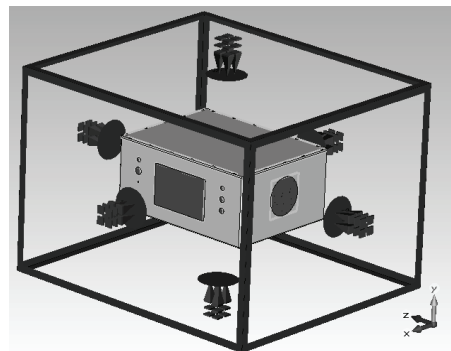


图 3 某型机箱的仿真模型

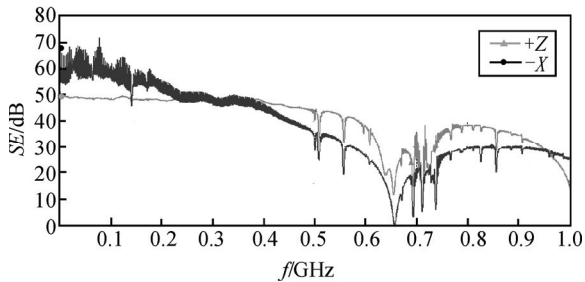
#### 3.3 某型机箱屏蔽效能仿真分析

以平面波作为激励，考虑到开孔、屏蔽丝网等机箱结构，这里设置 2 种入射方向。频率扫描范围设为 0~1 GHz。

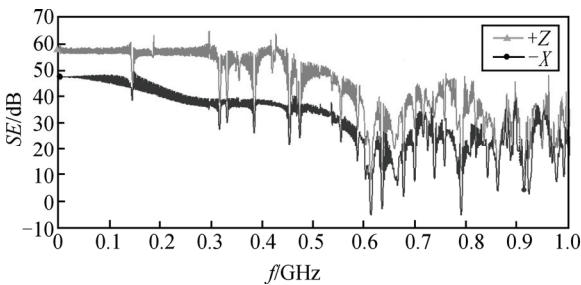
- 1) 波沿 -X 方向传播，即从机箱前面入射。极化方向平行于 Z 轴。
- 2) 波沿 +Z 方向传播，即从机箱侧面入射。极

化方向平行于  $X$  轴。

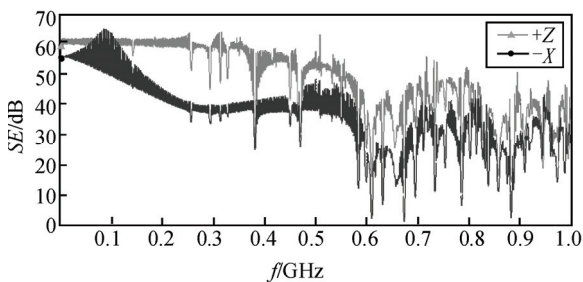
从图4可知：2种入射方式下机箱屏蔽的变化趋势基本相同，随频率的升高，屏蔽减小(除屏蔽丝网中心处)，屏蔽最低点对应的频点基本相同。改变平面波的入射方向，除屏蔽丝网中心处，机箱屏蔽效能明显升高，即入射方式2下的机箱屏蔽优于入射方式1对应的屏蔽。说明当平面波产生的电场方向和孔缝的轴向正交时，也就是当电场方向垂直接缝长边时，机箱的屏蔽效能显著降低。这是因为沿电场方向，缝隙切断了感应电流的路径，造成导电不连续性，加剧了电磁泄漏<sup>[4]</sup>。这也是在入射方式2下，屏蔽丝网处的机箱屏蔽较低的原因。



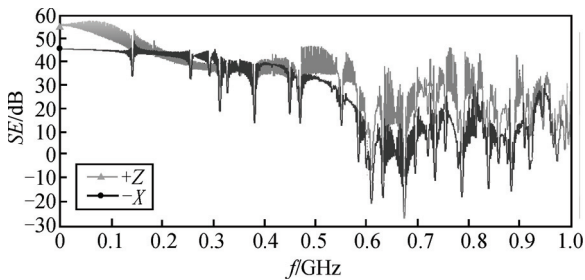
(a) 机箱内部中心处的屏蔽



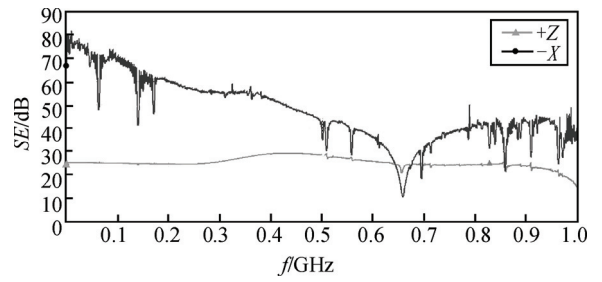
(b) 机箱左侧接缝中点处的屏蔽



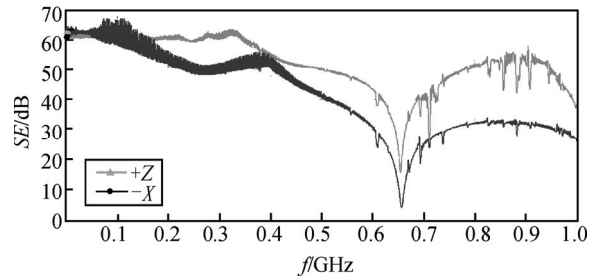
(c) 机箱右侧接缝中点处的屏蔽



(d) 机箱后侧接缝中点处的屏蔽



(e) 屏蔽丝网中心处的屏蔽



(f) 孔阵处的屏蔽

图4 2种入射方式下某型机箱的屏蔽

极化方式也会改变箱体的谐振方式，由图4可见，除孔阵处，入射方式2的谐振点个数较入射方式1有所减少，谐振峰峰值有所下降。

另外，在一些频点处，由于机箱自身的谐振，接缝处的对外辐射反而增强了。因此，在实际设计机箱屏蔽时，应尽可能使电路响应频率避开机箱的谐振频率<sup>[5]</sup>。

为直观地观察某频点处的场分布，这里定义该频点处的监视器。图5所示为平面波入射方式1时0.5 GHz频点处的机箱表面电流。

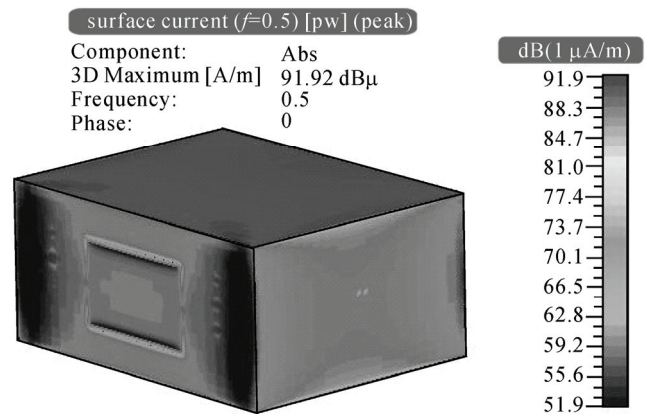


图5 0.5 GHz时的机箱表面电流

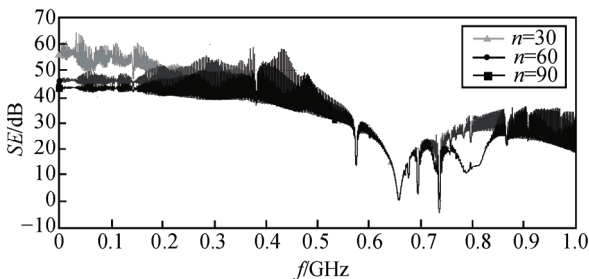
对比图4中的相同入射方式下孔阵和各接缝的屏蔽可知，相同频点处孔阵的屏蔽优于接缝的屏蔽。这是因为孔缝处的电磁辐射与机箱表面电流有关。孔阵允许电流的流向较多，而接缝处表面电流的流向单一，所以接缝处的电流通路增加的长度比孔阵要多，辐射强度更大<sup>[6]</sup>。

分析 2 种入射方式的结果可知：平面波的入射方向选垂直于通风孔或者屏蔽丝网窗口的方向，极化方向也就是电场方向选垂直于长边缝隙，仿真精度最高，对仿真模型来说是最恶劣的方式；因此在屏蔽设计中，应尽量避免电场方向与狭长接缝垂直。

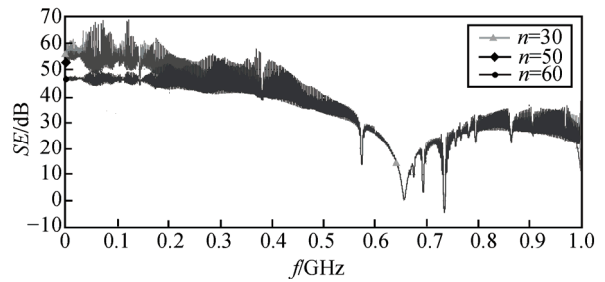
#### 4 螺钉间距对机箱屏蔽的影响

由前面的分析可知，接缝处的电磁泄漏是影响机箱屏蔽的关键因素。在机箱设计中，通过螺钉紧固结合面几乎是不可避免的，这样就造成了接缝，影响机箱的屏蔽效能。从提高屏蔽效能的角度来看，理论上螺钉间距越小越好，因为每 2 个螺钉的间距决定了缝隙的最大长度<sup>[7]</sup>。

为进一步探讨螺钉间距对机箱屏蔽的影响规律，笔者通过对螺钉间距  $n$  进行参数扫描，得出图 6 所示曲线。从图 6(a)中可知螺钉间距越小，屏蔽效能越高，其中螺钉间距为 30 mm 时的屏蔽效能比 60 mm、90 mm 时有显著提升。为进一步研究较小螺钉间距对屏蔽的影响，这里插入了参数  $n=50$  mm，对比结果如图 6(b)所示，可以看出：随着  $n$  的减小，屏蔽效能升高的速度变缓。另外，螺钉间距过小将对机箱的装配等造成不便；因此，可根据机箱屏蔽的实际要求选择合理的螺钉间距。



(a) 常用螺钉间距时机箱中心处屏蔽



(b) 较小螺钉间距时机箱中心处屏蔽

图 6 不同螺钉间距时机箱中心处屏蔽

#### 5 结束语

笔者通过对某型机箱的屏蔽效能进行仿真，分析了不同入射方式下孔、缝及螺钉间距对机箱屏蔽的影响。仿真结果表明：不同入射方式孔缝处的机壳差别较大；随着螺钉间距的减小，机箱屏蔽效能升高的速率变小。因此，在机箱的屏蔽设计中，要充分考虑接缝和孔阵处的屏蔽，兼顾机箱自身谐振的影响。

#### 参考文献：

[1] 郑军奇. EMC 电磁兼容设计与测试案例分析[M]. 2 版. 北京: 电子工业出版社, 2010: 30.  
 [2] CST China Ltd. CST 电磁兼容算例汇编(丛书 15)[M]. 上海: CST China Ltd., 2014: 3-9.  
 [3] 张敏. CST 微波工作室®用户全书[M]. 成都: 电子科技大学出版社, 2004: 3-5.  
 [4] 吴贤. 电子设备机箱的电磁屏蔽特性研究[D]. 成都: 电子科技大学, 2011: 32.  
 [5] 田东, 陈少昌. 孔缝矩形腔屏蔽效能仿真分析[J]. 舰船电子工程, 2009, 29(11): 78-80.  
 [6] 毛湘宇, 杜平安, 聂宝林. 基于 TLM 的机箱孔缝电磁屏蔽效能数值分析[J]. 系统仿真学报, 2009, 21(23): 7493-7496.  
 [7] 刘玲, 郝云刚. 伺服箱体的电磁屏蔽设计[J]. 兵工自动化, 2009, 28(12): 41-44.

\*\*\*\*\*

(上接第 75 页)

综上所述，笔者所介绍的热插拔保护电路设计合理、有效、安全，满足系统稳定性、可靠性和可维护性等方面的要求。该保护电路已经在实际安全控制系统中投入使用，其实用性和稳定性已经通过系统验证。

#### 参考文献：

[1] 叶耀斌, 冯力, 叶蓁. 基于 MAX4271 的热插拔保护电路[J]. 电子质量, 2003, 24(9): 20-22.  
 [2] 张亮, 李杰, 张天佑. USB 接口芯片 CH376 在专用控制系统中的应用[J]. 兵工自动化, 2014, 33(3): 51-53.  
 [3] 何耿明. 基于 LTC4215 的 I2C 热插拔控制电路的设计[J]. 机电工程, 2006, 23(8): 26-28.

[4] 郭军, 张军, 粟培. 基于 TPS2301 的热插拔电路设计[J]. 电子元器件应用, 2010, 12(6): 17-19.  
 [5] Alan Ball. 关于可热插拔系统器件的问题[J]. 电子产品世界, 2005, 13(16): 78-80.  
 [6] Timothy Hegarty. 热插拔电路的 TVS 嵌位[J]. 世界电子元器件, 2011, 15(10): 33-35.  
 [7] 殷高方, 张玉钧, 王志刚, 等. ADM4210 热插拔控制器的原理及应用[J]. 电子设计工程, 2009, 17(3): 1-3.  
 [8] 吴蓉. 热插拔控制芯片的研究[D]. 杭州: 浙江大学, 2005: 21-45.  
 [9] Linear Technology. LTC4364-12 Surge Stopper with Ideal Diode [S]. <http://cds.linear.com/docs/en/436412f.pdf>, 2012: 1-23.  
 [10] IEC60950-1: 2005 Information technology equipment-Safety-Part 1: General Requirements[S]. 68.doi: 10.7690/bgzdh.2016.04.005.