

doi: 10.7690/bgzdh.2016.05.009

## 基于 HI-6130 的 1553B 总线远程终端设计

李昊, 管立琼, 张莹

(中国兵器工业第 203 研究所电子技术部, 西安 710065)

**摘要:** 提出一种基于 HI-6130 的 1553B 总线远程终端板卡设计方案, 解决了空军对 1553B 总线机载设备小型化、低功耗的迫切需求。通过对系统硬件电路设计、软件驱动的分析 and 仿真, 研究出一种可行的 1553B 总线 RT 模式数据接口板卡的设计方法。测试结果表明: 该方案数据传输可靠、稳定, 已在某机载装置上得到了实际应用, 能满足机载设备小型化、低功耗的需求。

**关键词:** 1553B 总线; 小型化; HI-6130; 远程终端

**中图分类号:** TP368.1 **文献标志码:** A

## Design of 1553B Bus Remote Terminal Based on HI-6130

Li Hao, Guan Liqiong, Zhang Ying

(Department of Electronic Technology, No. 203 Research Institute of China Ordnance Industries, Xi'an 710065, China)

**Abstract:** A design scheme of 1553B bus remote terminal board based on HI-6130 is presented in this paper, it has solved the urgent needs of miniaturization, low power consumption of 1553B bus airborne equipment, which is necessary for the air force. A feasible design method of 1553B terminal mode data bus interface board is developed through the design of hardware circuit, analysis and simulation of software drivers. The test results show that data transmission is reliable and stable, the design has been successfully applied in the certain airborne equipment, which well meets the requirements for airborne equipment miniaturization and low power consumption.

**Keywords:** 1553B bus; miniaturization; HI-6130; remote terminal

### 0 引言

MIL-STD-1553B 总线(简称 1553B 总线)是美国定义的一种军用串行总线标准, 国内称为 GJB289A《数字式时分制指令/响应型多路传输数据总线》<sup>[1]</sup>。它规定了数字式时分制指令/响应型多路传输数据总线及其接口电子设备的技术要求。目前, 国内广泛使用的 1553B 协议处理芯片为美国 DDC 公司生产的 BU-61580。但随着系统小型化、低功耗需求的提出, BU-61580 已无法满足设计需求, HOLT 公司的 HI-6130 以其封装小、功耗低、接口设计简单等诸多优势逐渐取代 BU-61580, 成为 1553B 协议芯片的主流方案。基于此, 笔者介绍了以 HI-6130 为协议芯片的 1553B 总线 RT 模式的数据总线接口(MBI)板卡设计, 为 1553B 总线设备小型化提供了可行的解决方案

### 1 1553B 总线简介

1553B 总线是一种多冗余、主从时分多路复用串行数据总线<sup>[2]</sup>, 具有很高的可靠性和良好的实时性。总线由 4 部分组成: 传输介质、总线控制器(BC)、远程终端(RT)、总线监视器(MT), 如图 1

所示。总线采用异步、半双工方式传输, 传输速率 1 Mb/s, 系统结构简图如图 1 所示。系统中只有 1 个活动总线控制器 BC, 1~30 个远程终端 RT 和总线监视器 MT。BC 是总线系统中信息传输的组织者。RT 在 BC 的控制下有序地进行数据收发, MT 监视并记录总线上的数据, 并将数据输出或者存盘, 以便实时地监测数据的传输状态, 便于后续分析。总线采用冗余设计, 有 2 个传输通道, 保证了良好的容错性和故障隔离。如果当总线的数据传输出现错误或故障, 数据传输可以从主通道切换到备份通道。传输介质为屏蔽的双绞线。

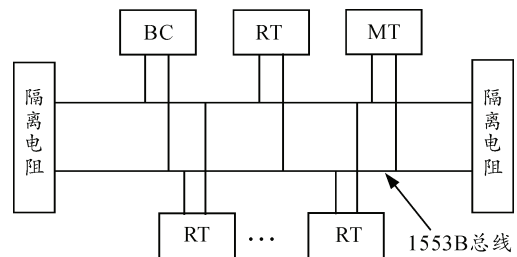


图 1 1553B 总线结构简图

### 2 系统设计

MBI 板卡以 TI 公司的 TMS320F2812 为核心处

收稿日期: 2016-01-24; 修回日期: 2016-02-28

作者简介: 李昊(1984—), 男, 陕西人, 硕士, 工程师, 从事机载发射装置与航空总线技术研究。

理器，为增强系统的灵活性，以 ACTEL 公司的 FPGA (A3PE600) 为逻辑处理单元。1553B 协议芯片选用 HOLT 公司的 HI-6130，芯片包含 1 个 BC，1 个 MT，2 个独立的 RT，该系统设置为 RT 模式<sup>[3]</sup>。变压器选用 PM-DB2725。系统框图如图 2 所示。

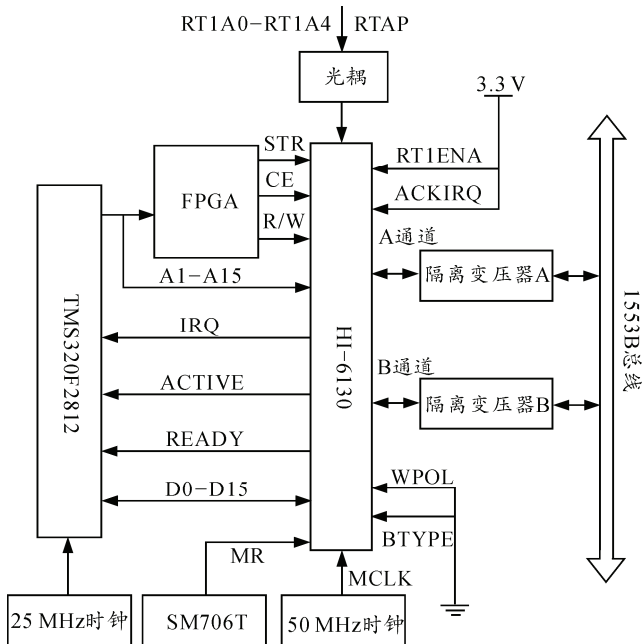


图 2 MBI 板卡系统原理示意图

### 2.1 硬件电路设计

1553B 总线接口硬件电路包含处理器接口电路、地址空间映射电路、总线耦合电路、电源时钟和复位电路 4 个方面，下面对这几个方面的设计进行详细阐述。

#### 2.1.1 处理器接口电路

MBI 板以 TMS320F2812 为核心处理器，用 FPGA (A3PE600) 做地址映射和读写控制信号的处理。接线关系示意图如图 2 所示。将 HI-6130 的数据线 D0-D15 连接系统数据总线、地址线 A1-A15 连接系统地址总线<sup>[4]</sup>。管脚 R/W、STR、CE 接入 FPGA 作为 CPU 对 HI-6130 的片选、读写和控制信号。管脚 RT1ENA、ACKIRQ 上拉电平设置为 RT1 使能模式。管脚 WPOL、BTYPE 下拉低电平设置读写控制信号为 Motorola 方式。

地址数据线：RTA0-RTA4、地址校验位 RTAP 过光耦隔离后送入 HI-6130，BC 可通过地址线设定终端设备的 RT 地址。

#### 2.1.2 地址空间映射

TMS320F2812 的 I/O 电压是 3.3 V，而 HI-6130

的操作电压也是 3.3 V。不需要电平转换芯片，以前使用的 1553B 协议芯片 BU-61580 的操作电压是 5 V，所有的控制信号、地址和数据总线与处理器连接时都需通过电平转换芯片 (74LVTH16245) 来实现逻辑电平的兼容。所以现在的方案节省了板卡的空间。HI-6130 地址空间为 32 K，可将 HI-6130 的地址映射到 DSP 的外部空间 Zone2 (512 K)。TMS320F2812 为 16 位处理器，所以使用 HI6130 的地址线 A1~A15，A0 不使用 (8 位处理器专用)。

#### 2.1.3 总线耦合电路

HI-6130 与 1553B 总线的连接如图 3 所示。隔离变压器选用 HOLT 公司的 PM-DB2725<sup>[5]</sup>。隔离变压器变比有 2 种选择：1:1.79 和 1:2.5。A、B 通道可以用直接耦合和变压器耦合 2 种方式与总线连接，直接耦合方式下短接线长度不应超过 0.3 m。变压器耦合允许最大长度为 6 m。本系统根据实际应用需求选择变压器耦合，又因为 HI-6130 输出电压范围为 6~9 V，所以隔离变压器的变比为 1:2.5。

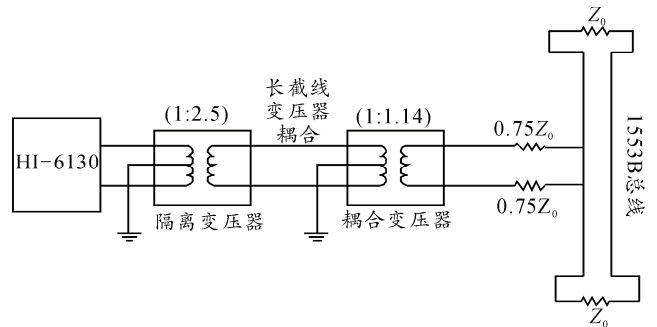


图 3 HI-6130 与 1553B 总线连接关系

#### 2.1.4 电源、时钟和复位电路

HI-6130 使用的电源芯片为 TI 公司生产的 LMZ12001EXT，将其输出电压配置为 3.3 V。时钟使用的是 50 MHz 的有源晶振。复位芯片选用国威电子的 SM706T，复位的门限电压为 3.0 V，上电复位的延迟时间最大为 280 ms。

### 2.2 驱动软件设计

驱动软件完成数据收发处理，可以分为 4 个部分：协议芯片的复位和初始化、中断处理、矢量字的设置和清除、终端设备上报数据。

#### 2.2.1 协议芯片的复位和初始化

系统上电后，会保持复位管脚一段时间，使硬件可靠复位。然后通过配置相应的寄存器初始化接口芯片，设置相应的子地址查询表和子地址控制字，根据需要选择性设置非法指令处理机制。具体流程

如下：

1) 设置复位寄存器，软件复位接口芯片并通过主控寄存器，使能 RT1；

2) 设置 RT1 配置寄存器为简单方式指令并且未定义的方式指令为无效；

3) 设置并使能 RT1 中断为：广播消息、RT1 消息均产生中断；

4) 设置接收和发送消息列表，列表包含：子地址号、消息长度、描述字 1~4。描述字 1 为控制字，用于设置采用何种方式对数据进行缓存，芯片提供了 4 种模式：单消息、乒乓模式、循环 1、循环 2。根据应用背景：1 个物理地址号对应 1 个消息逻辑号。所以笔者选用了单消息模式。描述字 2 表示消息数据的指针，描述字 3 赋 0，描述字 4 表示广播数据的指针；

5) 设置非法指令处理机制，需根据约定的接收消息号和方式指令进行设置，在收到非法指令时会上报故障码。

### 2.2.2 终端设备中断处理

当 RT 收到 1553B 总线上本远程终端地址的消息时，若符合中断条件，向 CPU 申请中断，由 CPU 进行消息处理，中断服务程序处理流程如图 4 所示，具体处理按下面的步骤。

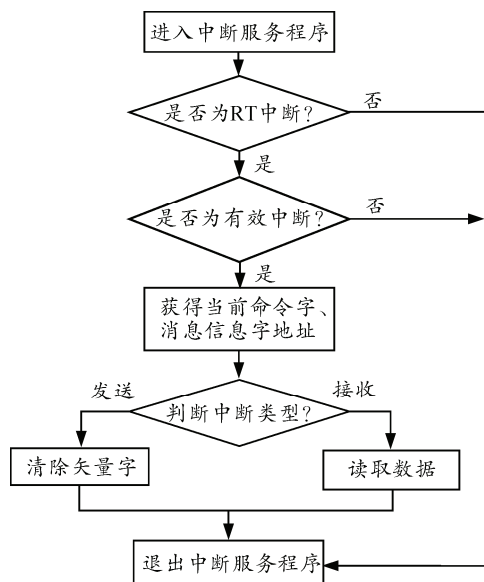


图 4 RT 中断服务程序处理流程

1) 读取中断状态寄存器，判断是否为 RT 的中断，若是 RT 中断则处理，否则退出中断服务程序；

2) 判断是否有错误消息，是有效中断。若有效则处理，否则退出中断服务程序；

3) 获得当前消息信息字地址、消息命令字；

4) 判断是接收数据还是发送数据，若为发送，则根据消息子地址清除对应的矢量字，若为接收则根据命令字中的消息长度和当前消息信息字地址将接收到的数据读到缓冲区内。

### 2.2.3 矢量字的设置和清除

RT 有消息要上报时，先将需要上报的数据根据消息号写入相应的缓冲区内，然后设置对应的矢量字。通常 BC 会周期性地查询 RT 的矢量字，并且查询矢量字的周期小于消息数据更新的周期。当 BC 读到矢量字更新时会按一定的逻辑组织消息链表来读取 RT 更新的消息；当 BC 读取消息时，产生中断信号，中断程序根据读取的消息号清除对应的矢量字。矢量字有异步消息需求格式和异步动作需求格式<sup>[6]</sup>。由于实际应用中 RT 上报的消息号不大于 16 个，所以选用异步动作需求格式的矢量字。

### 2.2.4 终端设备上报数据

由于 RT 不具备发起总线消息的权限，不能形成 RT→BC、RT→RT 的直接发送，需要 BC 来组织消息的发送，所以 RT 数据的上报比接收更为复杂。当 RT 处理完数据，若要向 BC 上报或要进行 RT→RT 的数据传输时，需根据消息号将数据填写到相应的缓冲区，并更新矢量字。BC 读取矢量字后，根据约定的逻辑组织消息链表来读取 RT 更新的数据。

## 3 总线接口板卡的测试和验证

按照上述的设计思路，设计 MBI 板卡，实物如图 5 所示。

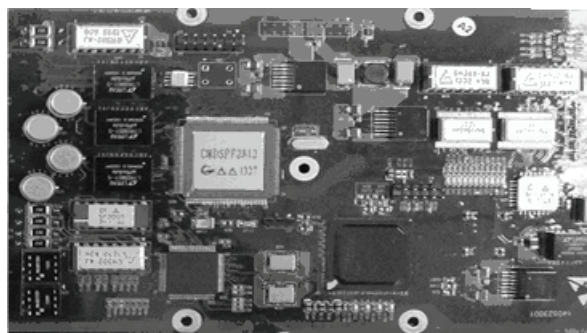


图 5 MBI 板卡实物

为了验证上述设计思路，构建测试环境，选用 DDC 公司的具有 PCI 接口的板卡作为系统的 BC，发送数据的设置和上报数据的读取可由板卡自带的上位机软件 ACE 完成。MBI 板作为 RT，使用总线耦合器、专用通信电缆、终端电阻构成简易的测试系统，整个测试系统如图 6。电缆长度 3 m，终端电阻  $Z_0$  为 78  $\Omega$ 。MBI 板的测试从以下 4 个方面进行。

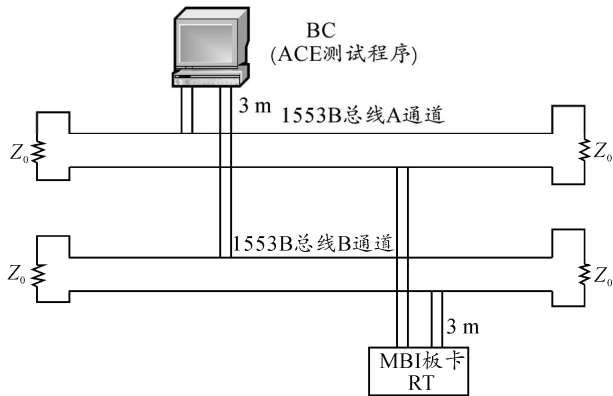


图 6 测试系统示意图

### 3.1 BC 与 RT 数据收发测试

消息数据发送：由 BC 发送 1 帧数据字长度为 30 的消息，RT 地址和消息子地址均为 1。发送通道为 A 通道。RT 收到消息后将消息上报 BC。BC 读取内容和发送的内容一致，判定 RT 收发数据功能正常。测试结果如图 7 所示。

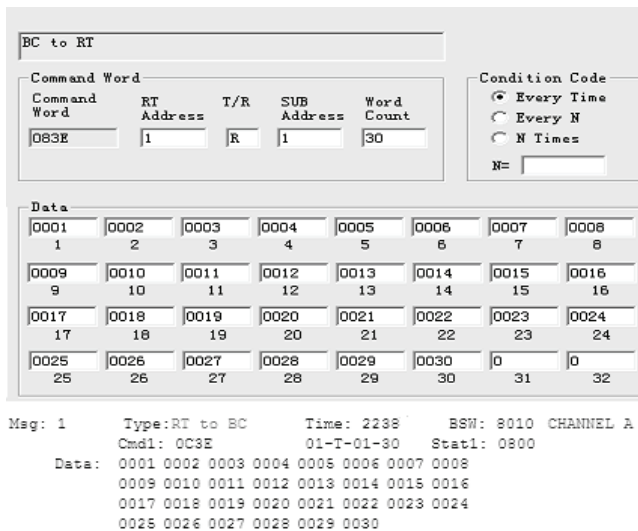


图 7 BC 发送数据与 BC 读取数据对比

测试结果：BC 读取的数据和 BC 发送一致，证明 RT 收发数据功能正常。

### 3.2 方式指令测试

方式指令专门用于 BC 通信过程或终端(或子系统)错误/故障的监控，诊断和控制/管理。1553B 总线一共定义了 15 种方式指令，可以根据实际情况选用，矢量字是本系统中需要使用的指令之一，所以笔者只对矢量字的使用做详细的说明。系统中矢量字按照异步动作需求格式方式定义。

下面对矢量字的设置和清除进行测试。以 1 号消息为例，RT 需要上报消息时先填写矢量字 0x8001，BC 周期性的读取上报的矢量字。当 1 号

消息被 BC 读取后 RT 会清除矢量字，再没有新的数据需要上报时，BC 下一次读取的矢量字会变成 0x8000。依照上面的方式对系统使用的消息分别进行了测试，能按照约定的方式上报和清除矢量字，满足使用需求。

### 3.3 非法数据处理测试

系统在设计之初，接口控制协议(ICD)会根据实际需求明确使用的消息号和每个消息的长度、字头。所以 RT 每收到 1 帧消息会先判读数据的有效性，数据的有效性包括：数据长度、字头、校验和。若有 1 条不满足则数据无效，需向 BC 上报故障字。

经测试系统可进行非法数据处理，并向 BC 上报故障代码。

### 3.4 通道冗余性测试

基于可靠性的考虑，总线具有冗余备份，包含 A、B 2 个通道，A 为主通道，B 为备用通道。通常情况下使用 A 通道通信，当 A 通道发生故障时 BC 会将总线切换到 B 通道。测试时笔者分别把 BC 和 RT 的 A、B 2 个通道构成物理隔离的两路独立的总线，先设置 BC 选择 A 通道通信，再设置 BC 选择 B 通道通信，2 种情况下 RT 均能正常收发数据。

## 4 结束语

笔者主要介绍了基于 HI-6130 的 1553B 总线 RT 模式的系统设计和测试。在实际应用中，以该系统为基础研制的某型导弹发射装置，经实验室桌面联试和机上挂飞试验证明：系统运行正常，有很好的实时性、可靠性、稳定性，达到预期效果，为基于 1553B 总线设备小型化提供可参考的解决方案。

### 参考文献：

- [1] 支超有, 唐长红. 机载数据总线技术及其应用[M]. 北京: 国防工业出版社, 2009: 237-238.
- [2] 邢秀琴, 姚竹亭. 基于 1553B 总线的通信接口及其应用[J]. 中北大学学报, 2007, 28(1): 91-94.
- [3] HOLT integrated circuits inc. HI-6130 Data Sheet [DB]. <http://www.holtic.com/default.aspx>. 2011: 9.
- [4] 王晓岭, 李彤. 基于 FPGA 的 1553B 总线同步头获取技术[J]. 四川兵工学报, 2015, 36(11): 122-124.
- [5] HOLT integrated circuits inc. MIL-STD-1553 data bus interface transformers Data Sheet [DB/OL]. <http://www.holtic.com/default.aspx>. 2012-12.
- [6] 中国人民解放军总装备部. GJB1188—99 飞机/悬挂物电器连接系统接口要求[S]. 北京: 中国标准出版社, 1999: 86-87.