

doi: 10.7690/bgzdh.2018.11.006

一种多功能雷达信号模拟器

李宝鹏¹, 陶东香¹, 梅孝亮², 侯永发¹

(1. 海军航空大学青岛校区航空电子系, 山东 青岛 266041; 2. 中国人民解放军 91046 部队, 海南 三亚 572000)

摘要: 针对某型机载雷达对抗系统标校对雷达信号辐射环境的需求, 设计了一种多功能雷达信号模拟器。将数字信号处理器(digital signal processing, DSP)与现场可编程门阵列(field programmable gate array, FPGA)技术相融合, 通过优化多体制雷达信号的脉内特性、重频特性和捷变特性解算算法, 实现了 12 种不同体制雷达信号的快速精确模拟。通过对选模拟器生成的模拟雷达信号与脉冲雷达信号测试表明, 该模拟器使用灵活、产生信号精度高、速度快、可靠性高。

关键词: 信号模拟器; DSP; FPGA; 雷达对抗设备; 多体制雷达

中图分类号: TP23 **文献标志码:** A

A Multifunctional Radar Signal Generator

Li Baopeng¹, Tao Dongxiang¹, Mei Xiaoliang², Hou Yongfa¹

(1. Department of Avionics, Qingdao Branch of Navy Aeronautical University, Qingdao 266041, China;

2. No. 91046 Unit of PLA, Sanya 572000, China)

Abstract: According to the requirement of radar signal radiation environment for the calibration of certain type radar counter system, a multifunctional radar signal generator which used digital signal processing (DSP) technology and field programmable gate array (FPGA) technology is designed. By optimizing algorithm of in-pulse characteristics, repetitive frequency features and agile characteristics for multiple radar signals, 12 different radar signals can be quickly and accurately simulated. Test of analog radar signal and pulse radar signal generated by simulator show that the signal generator has the characteristics of high precision, high speed, strong reliability, and good flexibility.

Keywords: signal simulator; DSP; FPGA; radar counter equipment; multiple radar

0 引言

现代雷达具有频带宽、抗干扰和自适应等特点, 给雷达信号的产生与模拟带来新的挑战。针对某型机载雷达对抗系统标校项目对雷达信号辐射环境的需求, 综合利用 DSP 与 FPGA 等技术, 笔者设计了一种多功能雷达信号模拟器, 能够模拟产生不同类型的雷达信号, 并在一定空间形成雷达信号辐射环境, 对雷达对抗设备进行标校和测试, 以检验设备的工作状态和战术性能。经过实际检验结果表明: 该雷达信号模拟器在雷达对抗设备标校测试中应用效果理想, 可用于其他雷达对抗接收系统外场试验调试, 具有一定的应用前景。

1 主要功能

根据机载雷达对抗设备标校对雷达信号模拟器设计需求, 在设计过程中考虑到通用性、灵活性、功能性及维修性等因素^[1-2]。雷达信号模拟器主要功能设计如下:

- 1) 能够模拟产生常见的数字雷达信号和模拟雷达信号;
- 2) 能够模拟产生调频、调相和脉冲多普勒雷达信号;
- 3) 能够模拟产生频率跳变、频率分集、重频抖动和脉冲压缩等复杂体制雷达信号;
- 4) 能够同时模拟产生多部不同类型雷达信号, 最多能同时模拟产生 12 种不同体制雷达的信号。

2 总体设计

2.1 总体方案设计

如图 1 所示, 系统由雷达信号参数设置、雷达信号解算、脉冲描述字排序、波形控制产生、射频信号产生和功率放大等模块组成。雷达信号参数设置部分负责根据所模拟雷达信号类型设置相应参数; 雷达参数解算部分负责计算雷达信号中心载频、重复时间、脉冲宽度、信号幅度等特征参数, 并形成脉冲描述字(pulse description word, PDW); 脉冲描述字处理排序部分负责对脉冲描述字进行按到达

收稿日期: 2018-08-26; 修回日期: 2018-09-24

作者简介: 李宝鹏(1986—), 男, 山东人, 硕士, 讲师, 从事航空雷达测试研究。

时间先后处理排序和防止脉冲遗漏处理；波形控制产生部分负责计算雷达信号的时间、频率、幅度和波形等控制参数；射频信号产生部分负责生成对应

的射频脉冲信号；功率放大部分主要用来放大射频脉冲信号的功率，使其达到雷达对抗设备对信号接收功率要求。

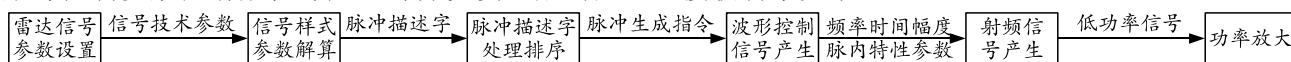


图 1 雷达信号产生原理

2.2 基本组成与原理

系统采用 FPGA 与 DSP 技术兼容互补的组合搭配方案，将其用作雷达信号控制产生和运算处理核心，同时配合 DDS 数字频率合成技术和微波数字电

路完成雷达信号模拟产生。如图 2 所示，雷达信号模拟器由主控计算机、控制电路板、频率合成器、数控衰减器、微波放大器、功率放大器和喇叭天线、电源模块以及远程控制模块等模块组成。

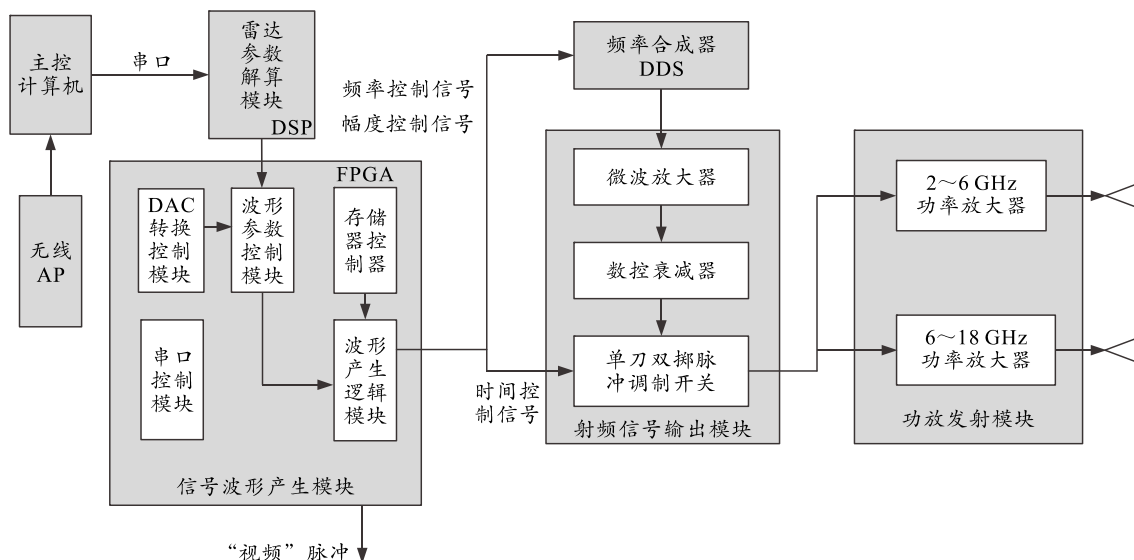


图 2 雷达信号模拟器组成

雷达信号生成模拟工作步骤：用户通过主控计算机或者远程控制手持电脑 (personal digital assistant, PDA) 设置需要模拟的雷达信号特征参数值，将雷达信号数据传送给控制电路板；由 DSP 芯片板和集成 FPGA 芯片板组成的控制电路板，DSP 模块负责对雷达信号特征参数进行处理计算，形成按时间先后进行排序处理的脉冲描述字，FPGA 模块则根据脉冲描述字将雷达信号特征参数处理转变为周期控制、载频控制、幅度控制信号。其中：载频控制命令传给频率合成器，产生 2~18 GHz 频率区间的射频连续调制信号；幅度控制命令传送给数控衰减器，控制信号幅值大小与喇叭天线扫描类型；时间控制命令一路传给单刀双掷脉冲调制开关，控制脉冲信号宽度与到达时间，另一路形成“视频”脉冲输送到用于检测插口检测模拟器工作状态；单刀双掷脉冲调制开关还根据设置频率情况将信号输出到各频段的功率放大器中进行放大，以满足辐射信号能量要求；微波放大器主要用于补偿整个信道的插入损耗，为功率放大器提供能量适中的射频信

号，达到驱动放大的目的。无线 AP 用于构建远程控制 PDA 和主控计算机之间的无线网络通信环境，实现对信号模拟器的远程控制。

3 主要功能模块设计

3.1 主控计算机

主控计算机是雷达信号模拟器的人机交互平台，负责雷达信号参数设置、数据采集等工作。主控计算机采用嵌入式硬件框架，软件部分在 Windows 环境中进行开发。它界面简练，操作灵活，可进行雷达参数编辑、修改、保存和打开工作，并完成雷达模拟信号发射控制。主控计算机组成如图 3 所示，主要由薄膜开关、键盘解码板、PC104 和显示屏部分组成。用户在主控计算机上设置雷达辐射源参数，生成初始化雷达信号特征报文，通过串口下发到控制电路板。在雷达模拟器实时运行中，主控计算机控制各辐射源的运行状态和模式切换，发送实时运行参数到控制电路板。主控计算机通过网口与无线 AP 相连，完成与远程控制 PDA 的无线

通信。

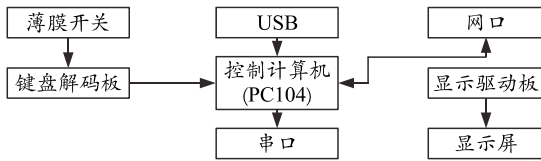


图 3 主控计算机组成

3.2 控制电路板

在雷达信号处理领域采用以 DSP 为核心并配合 FPGA 协同处理，完成模拟信号产生、采集、输出是一种理想组合方式^[3-4]。FPGA 由阵列中的逻辑模块构成，其内部逻辑功能可根据系统要求进行编程，具有硬件组合灵活、时钟频率高、内部延时小、速度快而且接口丰富的特点，其运算方式采用并行流水线式，在进行大批反复性简单运算时速度快、实时性高，但一些相对复杂运算很难通过 FPGA 来实现。相比 FPGA 芯片，DSP 更适合完成结构复杂的算法。DSP 通常由独特的硬件和软件构成，使用一种并行体系哈佛结构处理架构，拥有单独的数据储存空间与指令传输总线，具备高效的浮点数据计算能力^[4]。复杂雷达信号解算处理运算量和计算难度大，必须采用高性能的 DSP 芯片。

控制电路模块由雷达信号解算、波形产生控制和脉冲处理排序等模块构成，是雷达信号发生器的核心部分，负责完成雷达参数解算、多组脉冲时序列队，进而产生调频、重频及调幅等多种调制方式的射频信号。雷达参数解算电路板选用专用 DSP 芯片，控制信号生成电路板选用集成 FPGA 芯片。

3.2.1 雷达信号解算

雷达信号参数解算模块要解算高重频以及多体制复杂雷达信号，需具备高速运算能力，其核心部分采用 TS201SABP-060 型 ADI 系列 DSP 高速处理芯片^[3-4]。该芯片由 AD 公司研制。雷达信号解算 DSP 芯片通过高速计算生成及时脉冲控制信号，可以提高单元时段的雷达信号密度^[2]。通过对每个雷达信号特征所包含的载频特性、脉宽特性、重频特性、调制特性、幅度及时间特性等参数解算，生成对应的雷达脉冲描述字。然后，把脉冲描述字送入 FIFO 进行排序处理，并选择哪些数据需要保留待处理。在多信号时序排序处理时，按照到达时间 (time of arrival, TOA) 优先的准则，使用冒泡程序找到最低 TOA 值。当计数器等于 TOA 时，将脉冲描述控制参数输出到 FPGA 控制信号产生模块，然后同步更改 TOA 值。雷达参数解算工作流程如图 4 所示。

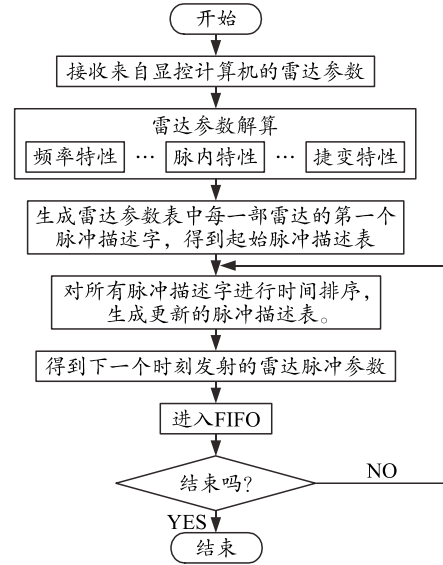


图 4 雷达参数解算工作流程

3.2.2 波形产生控制

波形产生控制部分主要包含 FPGA 芯片和相应辅助电路，将 FPGA 处理器、存储器、数据通信模块及 A/D 转换器等功能模块集成在一起实现系统高度集成化和小型化。FPGA 采用 EP2C70F89618 芯片^[5-6]。波形产生控制模块组成如图 5 所示。

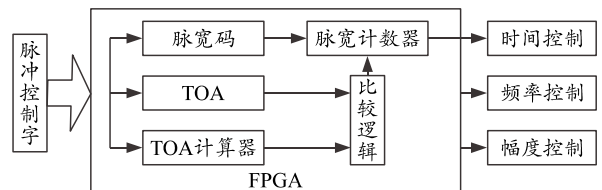


图 5 FPGA 波形产生控制模块

脉冲流产生电路开启后，FPGA 按照时间队列顺序从 FIFO 中取出脉冲描述字，然后把它转变成由频率、幅度、时间及周期等信息组成的控制信号，输送给微波信号产生电路^[7]。

1) 脉冲宽度和到达时间参数控制。

脉冲描述字经 FIFO 排序处理完后，波形参数控制模块从中取出相应的到达时间、脉冲宽度参数，将到达时间码与计数器的输出进行对比，如果两者一致就开启脉冲宽度计时器进行计数，从而控制决定对应逻辑电平 (transistor-transistor logic, TTL) 信号的持续时间与脉冲宽度。TTL 脉冲先传给微波控制开关决定其开启或关闭，进而决定射频脉冲是否输出。

2) 频率参数控制。

雷达信号频率控制字 (frequency tuning word, FTW) 传给 (direct digital synthesizer, DDS) 频率合成器的相位累加器，相位累加器通过与频

率控制码进行累加来控制频率状态，然后在参考时钟的控制下经过波形寻址、模数转换、低通滤波得到响应频率波形，经处理得到对应频率和调制形式的射频信号。

3) 幅度参数控制。

雷达信号幅度控制码传给数控衰减器，通过改变数控衰减器的衰减量控制信号幅度动态调整，并配合功率放大器完成对信号功率的大小控制。雷达模拟信号幅度除了受数控衰减器控制外，还受实际工作环境中天线接收距离、天线波束形状及信号调制样式等因素牵制。

3.3 频率合成器

DDS 频率合成器采用数字方式合成信号，相对于传统方法具有高频率分辨率、低相位噪声和短频率转换时间等优点。频率合成器模块采用 DDS 方式，进行精细频率步跳和脉内调制，与稳定程度较高的 FFS 点频进行混和、放大、滤波，产生每个频段的信号。DDS 频率合成器选用 AD9858 芯片，AD9858 处理速率可达到 1GSPS，其内部包含模数转化、相位测试、频率检测及电荷泵等模块，频率转换快，调谐精度高，可达到噪声相位低、频率转换迅速和宽频带线性扫描的效果^[8]。

3.4 射频输出模块

如图 6 所示，射频输出模块由频率合成器、数控衰减器、微波放大器和脉冲调制开关等组成^[9]。数控衰减器控制雷达信号幅度大小，采用数字码控制方式，衰减精度高，衰减范围大^[10]，频率范围为 2~18 GHz，步进量 1 dB，最大衰减量可以达到 32 dB。微波放大器选用 2~18 GHz 宽带低噪声放大器，用来补偿通道功率损失，放大增益大于 20 dB。当信号到来时，单刀双掷脉冲调制开关根据频率送来相应的开关控制信号，选择输出 2~6 GHz 或 6~18 GHz 到功率放大模块进行功率放大和射频脉冲调制信号。

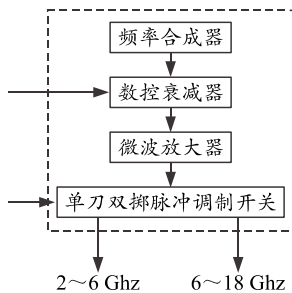


图 6 射频输出模块组成

4 雷达参数解算算法

4.1 捷变特性解算

1) 射频捷变计算。

定义射频信号频率为 RF ，信号中心频率为 RF_0 ， RF_0 由主控计算机进行设定， ΔRF 为信号频率偏移量控制着信号捷变范围，三者满足以下关系：

$$RF = RF_0 + \Delta RF. \quad (1)$$

捷变类型主要分为随机捷变和正弦捷变，两者的 ΔRF 计算方式分别为：

① 当捷变类型为随机捷变时，通过主控计算机分别设置捷变点数 $Agile_NUM$ 与捷变范围 $Agile_Range$ 。设置频率参数中射频信号频率的最大值和最小值，启用随机函数得到 $(Agile_NUM-2)$ 个 $[-0.5, 0.5]$ 间的一系列随机数值 x_n ，然后与 $Agile_Range$ 相乘得到 ΔRF_n ，即

$$\Delta RF_n = Agile_Range x_n. \quad (2)$$

② 当捷变类型为正弦捷变时，通过主控计算机分别设置捷变点数 $Agile_NUM$ 与捷变范围 $Agile_Range$ ，然后启用随机函数得到 $[0, \pi]$ 之间一个的初始相位 φ_0 ， ΔRF_n 按照以下方式进行计算：

$$\Delta RF_n = \frac{Agile_Range}{2} \sin\left(\frac{2\pi}{Agile_NUM} n + \varphi_0\right), \quad n = 1, 2, \dots, Agile_NUM. \quad (3)$$

2) 脉组捷变处理。

当捷变类型设置为随机捷变时，才能实现射频脉组捷变信号的模拟，根据上述随机捷变计算方式得到 $Agile_NUM$ 个频率值，每个频率值的重复次数等于所设置的脉组捷变数值。

4.2 重频特性解算

1) 重频抖动计算。

定义频率重复值为 RFJ ，频率中心重复数值间隔为 RFJ_0 ，频率颤抖变化量为 ΔRFJ ，三者满足以下关系：

$$RFJ = RFJ_0 + \Delta RFJ. \quad (4)$$

通过主控计算机分别设置重频抖动数值 RFJ_NUM 和重复频率重复范围 $[RFJ_{min}, RFJ_{max}]$ 值，频率中心重复间隔值由下式计算：

$$RFJ_0 = \frac{RFJ_{min} + RFJ_{max}}{2}. \quad (5)$$

重频变化范围为： $\Delta RFJ_{max} = RFJ_{max} - RFJ_{min}$ 。

重频抖动类型主要有随机抖动、正弦调制抖动和先行滑动抖动 3 种。它们的 ΔRFJ 计算方式如下：

① 当设置重频类型为脉间随机抖动时，重频抖动数值 RFJ_NUM3，启用随机函数得到 RFJ_NUM-2 个[-0.5,0.5]范围内的随机数 x_n ，然后与重频变化范围 ΔRFJ_{\max} 得到 ΔRFJ ，即

$$\Delta\text{RFJ} = (\text{RFJ}_{\max} - \text{RFJ}_{\min})x_n \quad (6)$$

② 当设置重频类型为正弦调制抖动时，启用随机函数得到[0, 2π]范围内的一个初始相位 φ_0 ， ΔRFJ 按照下式进行计算：

$$\Delta\text{RFJ} = \frac{\Delta\text{RFJ}_{\max}}{2} \sin\left(\frac{2\pi}{\text{Agile_NUM}}n + \varphi_0\right),$$

$$n = 1, 2, \dots, \text{Agile_NUM} \quad (7)$$

③ 当设置重频类型为线性滑动时，按照下式计算重频：

$$\text{RFJ} = \Delta\text{RFJ}_{\max} + \frac{\Delta\text{RFJ}_{\max}}{\text{JAgile_NUM} - 1} \times n,$$

$$n = 1, 2, \dots, (\text{JAgile_NUM} - 1) \quad (8)$$

2) 重频脉组变化计算。

当信号重频设置为随机变化时才能开启重频买组变化模式，重频脉组变化参数设置主要有以下 2 种格式：

① 各组重频脉组数变化一致。

各脉组之间存在重频变动时，重频格式参数设置如下： $\text{初始重频 } 1 \& \text{子脉冲个数 } 1 \& \text{子脉冲重频差值 } 1 \& \text{子脉冲个数 } 2 \& \text{子脉冲重频差值 } 2 \dots \& \text{子脉冲个数 } n \& \text{子脉冲重频差值 } n / \text{初始重频 } 2 \& \text{子脉冲个数 } 1 \& \text{子脉冲重频差值 } 1 \& \text{子脉冲个数 } 2 \& \text{子脉冲重频差值 } 2 \dots \& \text{子脉冲个数 } n \& \text{子脉冲重频差值 } n /$ 。其中“/”为脉组内不同重频隔离标识，“||”为不同脉冲隔离标识。各脉组内重频等于初始重频与子脉冲差值相加之和。如在脉组 k 的第 n 个子脉冲中：

重频 $kn = \text{初始重频 } k + \text{子脉冲重频差值 } n$ 。

② 各组重频脉组数变化不一致。

当固定脉组当中存在重频差值时，重频格式参数设置如下(&脉组数)：

重频数按照以下方式求得：根据脉间重频随机抖动解算方式求得一个随机数重频值，各重频值的重复次数取值等于脉组数。

4.3 脉内特性解算

雷达信号的脉内特性主要设置正弦调频、相位编码、线性调频和三角调频 4 种类型。调频信号来自 DDS 频率合成器，调频参数来自波形信号控制电路。若进行线性调频，则需设置相应的初始频率和

调频斜率，截止频率则由脉冲宽度控制决定。相位编码包含二相码、四相码 2 种类型，波形信号控制提供相应的序列类型、码元长度等参数。

5 测试结果及分析

为验证雷达信号模拟器产生信号是否满足系统设计要，选择由模拟器分别生成的模拟雷达信号与脉冲雷达信号，通过搭建相应的测试平台测试常规雷达信号和多体制雷达模拟信号的载频、重频、捷变及脉内特性等参数，以验证信号的精度与误差。

5.1 载频参数测量

按图 7 搭建测试框架，将天线分机的 1.2~6 GHz 和 6~18 GHz 两路功放信号经过 30 dB 衰减器输送到频谱分析仪。设置雷达模拟器工作在普通连续波方式，在 1.2~6 GHz 与 6~18 GHz 范围内任选 2 组载频生成射频信号，用频谱分析仪读出频率值，如表 1。由表可见：载频信号输出稳定，误差低于 1 MHz 频率误差设计要求。

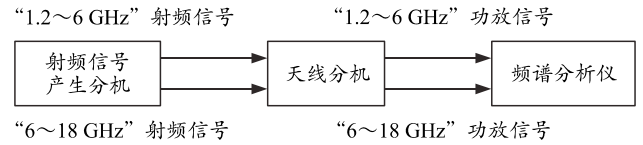


图 7 射频载频参数测试

表 1 载频参数测试数据 MHz

序号	载频设置值	载频测量值
1	2 165	2 165.000 086
2	5 183	5 182.999 110
3	8 888	8 888.003 049
4	16 517	16 517.000 924

5.2 重频与脉宽参数测量

按图 8 搭建测试框架，设置雷达模拟器工作在普通脉冲方式，设置脉冲宽度 PW 为 1 μs、按 3~10 000 μs 设置重复周期值测量重频参数，数据如表 2，符合重复周期精度 ≤ 0.1 μs 的设计要求。

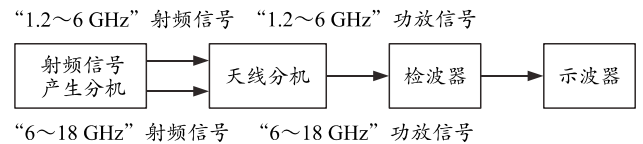


图 8 重频参数测试

表 2 重频参数测试数据 μs

PRI 设置值	10	120	1 200	6 200	9 800
PRI 测量值	10.00	120.00	1 200.00	6 200.00	9 800.00

设置雷达模拟器工作在普通脉冲方式，将脉冲重复周期 PRI 设置为 1 000 μs，按 0.05~1 000 μs 设置脉冲宽度进行测量，数据如表 3。由表可见，脉宽测试结果符合最大误差 ≤ 0.05 μs 的设计要求。

表 3 脉宽参数测试数据 μs

PRI 设置值	0.1	1	10	100	1000
PRI 测量值	0.098	1.001	10.000	100.00	1 000.00

5.3 捷变特性参数测量

设置雷达模拟器工作在普通脉冲、射频捷变(随机捷变或正弦捷变)、重频固定工作模式下,按照图 7 测试框架测试脉间捷变与脉组捷变状态参数。设置信号中心频率为 10.2 GHz,脉宽为 10 μs 、脉冲重复周期为 3 000 μs ,设置捷变范围和捷变点数,用频谱分析仪观察信号脉间捷变规律,如表 4;设置捷变范围、组脉冲个数和捷变点数,用频谱分析仪观察信号脉组捷变规律,如表 5。由表 4、5 可见,测试结果符合频率捷变点数 8~64 个,频率捷变范围达到设置中心频率 20% 的指标要求。

表 4 频率脉间捷变参数测试数据

中心频率/GHz	捷变规律		捷变点数		捷变范围/MHz	
	设置值	测量值	设置值	测量值	设置值	测量值
10.2	随机	随机	64	64	2 040	2 040
	正弦	正弦	8	8	1 000	1 000

表 5 频率脉组捷变参数测试数据

中心频率/GHz	组脉冲个数		捷变点数		捷变范围/MHz	
	设置值	测量值	设置值	测量值	设置值	测量值
10.2	1	1	8	8	1 000	1 000
	6	6	64	64	2 040	2 040

5.4 脉内特性参数测量

按照图 7 测试框,设置雷达模拟器工作在普通脉冲、射频调频(正斜率线性调频、负斜率线性调频、三角调频)、重频固定工作模式,设置雷达信号中心频率为 10 200 MHz,脉宽为 20 μs 、脉冲重复周期为 3 000 μs ,设置调频范围和调频周期,用频谱分析仪观察信号调频规律、调频周期和调频范围,如表 6。由表可见,测试结果符合调频样式与脉内调频范围最大 50MHz 的要求。

表 6 脉内调频特性参数测试数据表

中心频率/GHz	调频样式		调频范围/MHz		调频周期/ μs	
	设置值	测量值	设置值	测量值	设置值	测量值
10.2	正斜率	正斜率	50	52.6	3	3.1
	负斜率	负斜率	50	53.2	4	4.0
	三角	三角	50	52.5	5	5.2
	余弦	三角	50	52.7	6	6.3

设置雷达模拟器工作在普通脉冲、相位编码和重频固定,雷达信号频率为 10.2 GHz,脉宽为 22 μs 、脉冲重复周期为 3 000 μs ,设置码元类型和码元宽度,用频谱分析仪观察信号相位编码规律、码元宽

度,如表 7。由表可见,测试结果符合调相样式与最小子码宽度为 0.1 μs 的要求。

表 7 脉内调相特性参数测试数据

频率值/GHz	码元类型		码元宽度/ μs	
	设置值	测量值	设置值	测量值
10.2	二相码	二相码	0.1	0.1
	四相码	四相码	0.1	0.1

6 结束语

在雷达对抗设备的研制、使用和维护中,经常需要检验设备对雷达信号的分析处理能力。由于工作环境和实验条件的限制,雷达对抗设备性能指标的测试很难在真实雷达信号环境中进行^[11]。笔者根据雷达对抗设备标校中对雷达信号模拟器的实际需求,提出了一种基于 DSP+FPGA 架构的雷达信号模拟器设计方案,通过模块集成、任务分配和设计优化,较好地解决了雷达信号处理运算深度与运算速度的问题。相对于其他雷达信号模拟器,具有信号样式丰富、运算能力强、环境适应性好、体积小和操作方便等优点,具有很高的应用推广价值。

参考文献:

- [1] 曾维贵,孙迎丰,胥辉旗.基于 DDS+倍频的宽带 LFM CW 雷达信号产生设计[J].兵工自动化,2013,32(5):1-4.
- [2] 孟庆虎,陶青长,梁志恒,等.一种基于 FPGA 的通用雷达回波实时模拟器[J].电子技术应用,2012,38(3):82-83.
- [3] 高春芳.基于 DSP 和 FPGA 的电子侦察信号模拟器设计[J].电子科技,2016,29(5):51-54.
- [4] 李健,王伟,张云龙.FPGA+DSP 在空中背景下运动目标实时跟踪系统中的应用[J].兵工自动化,2010,29(4):14-16.
- [5] ALTERA C. Cyclone II Device Handbook Volume2 [Z]. 2006:20-25.
- [6] 吴继华,蔡海宁,王诚. Altera FPGA/CPLD 设计[M].北京:人民邮电出版社,2005:30-50.
- [7] 王建军.基于 SOPC 技术的专用雷达信号产生器的研究[D].成都:电子科技大学,2010:35-40.
- [8] 李超,谢雪松,张小玲.一种 DDS 任意波形发生器的 ROM 优化方法[J].电子技术应用,2013,39(2):12-14.
- [9] 史雪辉,程翔.雷达射频信号模拟器设计[J].指挥信息系统与技术,2010,1(4):68-70.
- [10] 王金明.数字系统设计与 Verilog HDL[M].北京:电子工业出版社,2005:6-30.
- [11] 赵严冰.雷达对抗侦察仿真训练中的信号产生方法研究[J].兵工自动化,2017,36(3):31-34.