

doi: 10.3969/j.issn.1006-1576.2012.01.001

# 基于弹上总线的导弹装备测试性设计方法

胥辉旗, 田燕妮, 陈望达

(海军航空工程学院科研部, 山东 烟台 264001)

**摘要:** 为克服传统测试方法在测试数字电路板时的技术障碍, 提出基于弹上总线及边界扫描的弹上设备机内自测试设计方案。在介绍 IM 总线 (module test and maintenance bus, TM Bus) 和边界扫描的基础上, 论述系统测试性设计的基本概念, 搭建测试试验系统, 并对系统测试性设计概念和主要考核指标进行演示、验证。结果表明: 该设计能简化导弹的测试流程, 提高导弹武器系统的可靠性、维修性和测试性。

**关键词:** 导弹; 测试性设计; 机内测试; 边界扫描

**中图分类号:** TJ768.3 **文献标志码:** A

## Design for Testability of Missile Weapon Equipment Based on Missile Data Bus

Xu Huiqi, Tian Yanni, Chen Wangda

(Dept. of Scientific & Research, Naval Aeronautic & Astronautic University, Yantai 264001, China)

**Abstract:** To overcome the technology barriers of the traditional test method in testing digital circuit board, put forwards a new design scheme of missile equipment built-in self-testing based on missile data bus and boundary scan. Discuss the basic concept of system testing by introduce of the module test and maintenance bus (TM Bus) and boundary scan. A test system is designed to illustrate the concept and test the main indicators of design for testability (DFT). Performance testing indicates that the design can simplify testing process and improve the reliability, maintainability and testability of missile weapon system.

**Key words:** missile; design for testability; built-in test; boundary scan

### 0 引言

导弹武器系统中的弹上设备和发射平台的武器控制系统都非常复杂, 为保证导弹具有更高的任务可靠性, 必须进行大量复杂的发射前技术准备工作。简化导弹测试准备程序, 实时掌控导弹状态, 实现状态的快速转换, 是提高导弹武器系统遂行作战使命能力的保障。随着信息时代的快速进步, 高速总线式的弹上实时信息传输方式以及机内自测试 (built-in test, BIT) 技术的发展, 特别是边界扫描机制的出现, 为以导弹装备为代表的复杂电子设备提供了一种完整、标准化的 VLSI 电路测试性设计和测试方法。这种测试方法能克服传统测试方法在测试数字电路板时的技术障碍, 通过芯片级、电路板级、乃至系统级等不同层次的机内自测试, 极大地减少设备的外测信号, 简化测试流程, 提高导弹的作战能力<sup>[1]</sup>。因此, 笔者对其进行研究。

### 1 测试维护总线及其测试构架

#### 1.1 测试维护总线简介

测试与维护总线 (module test and maintenance bus, TM Bus), 是模块和子系统故障检测、诊断和维护方面有效的通用测试总线。它从内核引导整个

模块的测试, 通过 TM 总线来访问模块上具有可测试性 (内部扫描、内置测试或边界扫描等) 的元器件。TM 总线提供了分系统的检测控制或外部测试设备访问分系统内模块上检测特性的通路。它不仅可以用于对某个模块的某项特定功能进行检测, 也可以用于该模块工作过程中的状态测试。通过它能完成板级和系统级自检测、维护和重构, 快速定位故障, 实现航电系统在测试和维护方面的智能化, 减少维护费用, 提高系统的稳定性和可用性。

TM 总线是具有多站点拓扑结构的串行背板总线, 由 4 根必需的和 1 根可选的信号线组成, 采用主从通讯规约。TM 总线的信号如图 1。

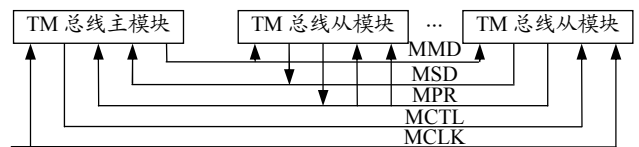


图 1 TM 总线信号

TM 总线的信号线的定义如下:

- 1) 模块数据信号线 MMD: MMD 是 1 根当前主模块到所有相连从模块的单向信号线, 用来由主模块向从模块发送地址、命令及数据。
- 2) 从模块数据信号线 MSD: MSD 是 1 根由各个相连的从模块到当前主模块的单向信号线, 用来

收稿日期: 2011-08-04; 修回日期: 2011-09-13

作者简介: 胥辉旗(1980—), 男, 湖南人, 博士研究生, 助理研究员, 从事导弹攻防对抗与信息化研究。

由从模块向主模块发送数据。

3) 主模块控制信号线 MCTL: MCTL 是 1 根由当前主模块到所有相连从模块的单向信号线, 用来由主模块向从模块发送控制信号。

4) 暂停请求信号线 MPR: MPR 是 1 根由相连的从模块到当前主模块的单向信号线。该信号线是 TM 总线协议中建议采用的, 不是必须的, 它可以使被访问的从模块在消息传送过程中要求主模块插入暂停周期, 以便延长消息包的传送周期。

5) 时钟信号线 MCLK: MCLK 是由总线时钟信号源到主模块和相连从模块的时钟信号线。总线操作采用双沿操作, 即上升沿发送数据。下降沿接收数据。协议没有具体规定工作的时钟频率, 但给出了时钟选择所要满足的约束条件<sup>[2-4]</sup>。

### 1.2 基于边界扫描和 TM 总线的层式测试维护结构

基于边界扫描技术和 TM 总线的层式检测维修结构, 是以嵌入到集成电路芯片内部的 BITE 电路为基础, 采用多级检测维修总线构成从芯片到印制板模块、分系统、系统的分层的测试维护结构<sup>[5]</sup>。

基于边界扫描和 TM 总线的层式测试维护结构如图 2。

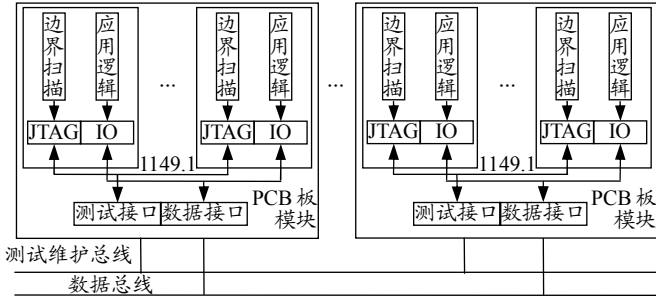


图 2 基于边界扫描和 TM 总线的层式测试维护结构

在超大规模集成电路芯片中, 除了功能电路之外, 还嵌入了自检测电路、支持边界扫描的电路元件检测接口, 构成了层式测试维护结构的底层。在模块或印制板上, 有基于边界扫描的 1149.1 总线提供对于电路芯片的检测通道, 经过测试总线接口连到 TM 总线上<sup>[6]</sup>。

## 2 基于弹上总线及边界扫描的弹上设备机测试设计

导弹装备由于受弹上口径限制, 空间狭小, 而弹上电子设备及其复杂, 测试维护总线和工作总线并行的测试维护结构势必增加弹上穿舱电缆数量, 加大弹上电缆网络的复杂程度, 不适合弹上使用。基于弹上总线及边界扫描的弹上设备可测试性设

计, 主要是通过对基于边界扫描的机内自测试技术和基于 1149.5 测试维护总线技术深入分析的基础上, 实现弹上工作总线(数据总线)和测试维护总线相结合。工作总线和测试维护总线合一后的弹上机内自测试功能框图如图 3, 测试维护计算机负责弹上测试生成, 并将测试代码通过弹上总线下载到边界扫描控制器, 边界扫描控制器选择测试链路选择并驱动 1149.1 边界扫描总线实现测试代码加载、扫描, 将测试响应通过弹上总线回传到测试维护总线供其进行响应分析、决策等。

基于弹上总线及边界扫描的机内自测试结构实现了以往的以模拟信号为主要检测对象的测试方法向基于总线的以数字信息为检测对象的测试方法转变, 大量的检测工作通过弹上总线, 以发送命令、加载程序与数据、启动运行测试程序、逐级报告检测结果, 包括故障信息、对检测数据进行综合的分析与处理, 极大地提高了弹上设备测试维护的信息化程度<sup>[7]</sup>。

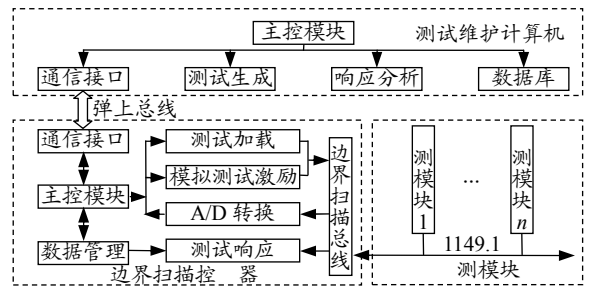


图 3 基于弹上总线及边界扫描的机内自测试功能框图

### 2.1 测试维护计算机模块

测试维护计算机主要完成测试生成、测试加载、测试响应分析、故障处理、总线通信、人机交互和测试文件自检等任务。其中, 测试生成任务通过电路板的网络表文件获取被测对象的边界扫描链路及网络连接信息, 依据一定的测试生成算法, 生成边界扫描测试向量集, 并按约定的数据文件格式存储(测试向量文件)。测试向量加载任务利用已生成的测试向量文件, 构造可执行的边界扫描测试代码, 按规定的通讯格式通过通讯接口输入边界扫描测试控制器, 并通知其执行边界扫描测试。测试响应分析的任务是将所获得的测试响应代码进行分析, 剔除垃圾数据并转化为与测试向量相同格式的测试响应向量。结合相应的测试文件(边界扫描描述文件、网络表文件、测试向量文件), 利用故障判定准则对测试响应向量进行分析<sup>[8]</sup>。根据分析结果给出测试响应的分析报告, 并进行故障处理。测试维护计算机的主要功能及工作流程如图 4。

