

doi: 10.7690/bgzdh.2013.06.025

基于 CPCI 总线的 1553B 通信板卡设计

张京

(中国兵器工业第五八研究所特种电子技术部, 四川 绵阳 621000)

摘要: 在 MIL-STD-1553B 总线和 PCI 总线的基础上, 介绍一种基于 CPCI 总线的 1553B 板卡设计方法。硬件采用 PLX 公司的 PCI9054 芯片、DDC 公司的 BU-61580 芯片和 CPLD 的构架, 软件采用 WDM 模型的设备驱动程序访问板卡, 并描述板卡的原理框图和软硬件的实现。测试结果表明: 该总线数据传输可靠性高、稳定、无误差, 效果良好, 已在某机载军用产品设计上得到应用实现。

关键词: CPCI; PCI9054; 1553B

中图分类号: TJ02 **文献标志码:** A

Design of 1553B Bus Communication Board Card Based on CPCI Bus

Zhang Jing

(Department of Special Electronics Technology, No. 58 Research Institute of China Ordnance Industries, Mianyang 621000, China)

Abstract: On the basis of MIL-STD-1553B bus and PCI bus, introduce a design method of 1553B bus communication board based on CPCI bus. The hardware uses PLX company PCI9054 chip, DDC BU-61580 chip, and CPLD structure. The software uses WDM model equipment drive program to interview board card, and descript the theory diagram and realization of software and hardware. The test result shows that data transmission in the 1553B bus is highly reliable, stable, accuracy and well effect. The design has applied in certain type airborne equipment successful.

Key words: CPCI; PCI9054; 1553B

0 引言

飞机内部时分制指令/响应式多路传输数据 (aircraft internal time division command/response multiplex data bus, MIL-STD-1553B) 总线, 具有分布处理、集中处理和实时响应的特点, 由于它采用双冗余系统具备良好的容错性和可靠性, 因此在航天航空工业得到了广泛应用。

CPCI 是 CompactPCI 的缩写, 是 PCI 总线的一种工业标准, 其设计和通常的 PCI 总线接口设计相同, 在嵌入式系统得到广泛应用。笔者将本通信板卡设计成 CPCI 标准 3U 欧式板, 可用在任何使用 CPCI 总线的系统中。

1 硬件设计

如图 1, 该板卡采用 CPCI 总线接口, 通过 CPCI 总线接收来自主机的指令和消息发送控制, 并从 1553B 总线上接收各个节点的消息, 通过 CPCI 总线传至主机。PCI 桥芯片采用 PLX 公司的 PCI9054, 1553B 总线协议芯片采用 BU61580, CPLD 主要实现 BU61580 和 PCI9054 之间的时序及逻辑控制。

PCI9054 是一种高性能的 PCI 总线接口芯片, 能被编程直接连接复用或非复用的 8 位、16 位或 32 位本地总线。PCI9054 支持即插即用, 因此在 PCI 总线的协议中定义了除 Memory 和 IO 空间之外的第

3 类空间—配置空间。通过设置串行 EEPROM 的内容, 等价于设置 PCI9054 本地寄存器的内容, 也等价于设置 PCI9054 的配置空间。设计该板卡时, 将 PCI9054 设定为 32 位局部总线、使用内存空间映射、使用本地空间 0、内存空间大小 64 K、本地空间基地址为 0、使能 READY 信号等, 并且在 CPCI 总线中作为目标设备, 工作在从模式。

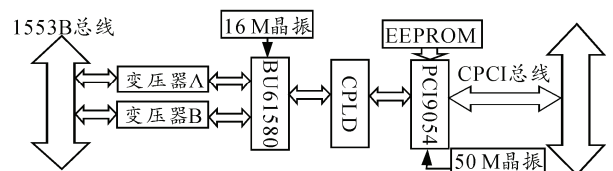


图 1 硬件原理框图

BU61580 是美国 DDC 公司为 1553B 标准设计的超大规模接口协议芯片, 功能强大, 能够实现缓冲模式、透明模式。工作模式集 BC 模式、RT 模式和 MT 模式于一身, 配置寄存器多, 设置较复杂。笔者采用 16 位缓冲模式, 变压器耦合, 通过软件配置可以使板卡工作在 BC 模式、RT 模式和 BM 模式 3 种工作模式之一。

CPLD 采用 Lattice 的 M4A3-192/96 型号芯片, 用于实现 PCI9054 与 BU61580 的传输控制逻辑、中断逻辑。对于 BU61580, 需要的信号有: SELECT#、STRBD#、MEM/REG#、RD/WR#、MSTCLR#、

收稿日期: 2012-12-30; 修回日期: 2013-02-02

作者简介: 张京(1967—), 女, 四川人, 学士, 工程师, 从事计算机控制软件开发研究。

READYD#、IOEN#等；而对于 PCI9054 则需要 ADS#、LW/R#、LHOLDA#、LHOLD#、READY#、RESET#、BLAST#、LCLK 等本地总线信号。由于 PCI9054 本地端数据传输与 BU61580 数据传输异步，在数据传输控制过程中，笔者采用 PCI9054 的 READY#信号与 BU61580 的 READYD#信号作为交互信号，使 CPLD 两端的总线传输同步：读操作中，CPLD 等待 BU61580 读完成后，置 RAEDY#信号有效；写操作中，CPLD 先将 RAEDY#置为有效状态，等待 BU61580 写完成后，再置 RAEDY#无效。主机对 BU61580 的访问有 2 部分：BU61580 的 25 个寄存器空间和 4Kx16bit 内存空间，该设计把这 2 个空间都映射到 PCI 的内存空间，在 CPLD 通过地址译码，控制 MEM/REG# 信号。BU61580 的“RTAD0_RTAD4”管脚可构成 25 个 RT 地址，该设计把“RTAD0_RTAD4”和奇偶校验位“RTADP”接入 M4A3-192/96 芯片，这样该板卡可通过主机软件设置为任意需要的 RT 地址。

2 软件设计

该板卡应用于 Windows XP 系统，需要编写设备驱动程序后，主机才能访问外部设备。设备驱动程序采用 DriveWorks 编写。DriverWorks 为 WDM 驱动程序提供完整的框架，使用代码生成向导工具 DriverWizard 可快速生成 WDM 驱动程序框架，在程序框架中写入设备的功能代码编译生成.sys 文件驱动程序。驱动程序开发的功能模块：1) BC、RT、MT 模式的初始化；2) BC、RT、MT 功能选项设置，如：BC 重试功能、RT 的非法表等；3) BC、RT 模式的发送数据配置；4) BC、RT、MT 模式数据接收处理；5) 中断服务程序。驱动程序框图如图 2。

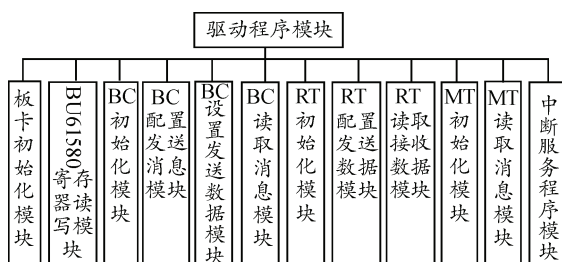


图 2 驱动程序模块框图

2.1 关键函数

软件设计成通用的 1553B 总线驱动程序，封装 BC、RT 和 MT 的功能，采用动态链接库(.dll)提供应用程序的接口函数，方便用户进行二次开发。

2.1.1 与板卡硬件控制相关的函数

与板卡硬件控制相关的函数及功能如表 1。

表 1 与板卡硬件控制相关的函数及功能

函数名称	函数功能
M1553B_OpenBoard	该函数用来获得设备句柄
M1553B_CloseBoard	该函数关闭设备
M1553B_InitBoard	该函数用来初始化板卡相关参数
M1553B_SetIntMask	使能需要的中断

2.1.2 关于 1553B 控制和传输函数

2.1.2.1 BC 关键函数

实现 1553B 总线 BC 功能，首先需要对相应的寄存器进行 BC 端的配置，即进行 BC 初始化，初始化关键代码：

```
m_MemoryRange2.outd
(M1553B_STARTRSTREG,0x01);
m_MemoryRange2.outd
(M1553B_CFGREG3,0x8000);
m_MemoryRange2.outd (M1553B_CFGREG1,0x78);
m_MemoryRange2.outd
(M1553B_CFGREG2,0x8410);
m_MemoryRange2.outd
(M1553B_CFGREG4,0x1868);
m_MemoryRange2.outd
(M1553B_CFGREG5,0xe00);
m_MemoryRange2.outd (M1553B_TIMETAG,0);
```

完成 BC 初始化后，调用 M1553B_BC_SetMsg 配置发送消息，就可以进行数据传输。配置 BC->RT 消息的关键代码：

```
ctrlWord.MsgFmt = 0; //BC->RT
ctrlWord.ChanSel = 1; //1--BUS A,0--BUS B
ctrlWord.RetryEnable = 1; //Enable RetryEnable
SetMsg.CmdWord1=0x483f; //RT addr--9,sa--1
SetMsg.CmdWord2 = 0;
for(i=0;i<32;i++)
    SetMsg.Datablk[i] = 0x1000 + i;
smsg.CtlWord = ctrlWord;
smsg.MsgBlock = SetMsg;
smsg.TimeGap = 2000;
M1553B_BC_SetMsg (0,smsg); //0-->id
BC 的关键函数及功能如表 2。
```

表 2 BC 的关键函数及功能

函数名称	函数功能
M1553B_BC_Init	该函数设置增强 BC 工作模式
M1553B_BC_Retry	设置 BC 重试使能、重试通道、重试条件
M1553B_BC_Frame	设置 BC 帧自动重复使能和帧间隔时间
M1553B_BC_StopOn	设置 BC 停止消息或帧的条件的条件
M1553B_BC_TransMsgNum	设置 BC 发送消息的个数
M1553B_BC_SetMsgStartId	设置 BC 发送消息的起始消息号
M1553B_BC_SetMsg	配置 BC 发送消息，包括消息块的控制字、命令字、数据字、消息间的间隔、消息的格式等
M1553B_BC_SetDataBlock	只修改 BC 发送的数据字
M1553B_BC_GetMsgBaseId	BC 根据消息号读取消息
M1553B_BC_Start	启动 BC
M1553B_BC_Stop	停止 BC

2.1.2.2 RT 关键函数

实现 1553B 总线 RT 功能，首先需要对相应的寄存器进行 RT 端的配置，即进行 RT 初始化，初始化关键代码：

```

m_MemoryRange2.outd(M1553B_STARTRSTREG,
0x01);
m_MemoryRange2.outd(M1553B_CFGREG3,0x800
0);
m_MemoryRange2.outd(M1553B_CFGREG3,0x800
0]);
m_MemoryRange2.outd(M1553B_CFGREG2,0x901
e);
m_MemoryRange2.outd(M1553B_CFGREG4,0);
m_MemoryRange2.outd(M1553B_CFGREG5,0)];
m_MemoryRange2.outd(M1553B_TIMETAG,0);
for(i=0;i<32;i++)
{
//设置接收查询表
m_MemoryRange2.outd((RT_LOOKUPA_TAB+i),0x
400+i*0x20);
//设置发送查询表
m_MemoryRange2.outd((RT_LOOKUPA_TAB+0x2
0+i),0x800+i*0x20);
//设置广播查询表
m_MemoryRange2.outd((RT_LOOKUPA_TAB+0x4
0+i),0xc00+i*0x20);
//设置子地址控制字
m_MemoryRange2.outd((RT_LOOKUPA_TAB+0x6
0+i),0x4210);
}

```

初始化完成后，就可以进行数据接收发送传输。

RT 的关键函数及功能如表 3。

表 3 RT 的关键函数及功能

函数名称	函数功能
M1553B_RT_Init	初始化 RT
M1553B_RT_SetIllegalCmdTable	使能及初始化 RT 非法命令表
M1553B_RT_SetBusyTable	设置 RT 忙位表
M1553B_RT_Vector	设置 RT 矢量字
M1553B_RT_WriteMSG	配置 RT 发送的消息
M1553B_RT_ReadMSG	读取 RT 接收数据消息
M1553B_RT_SetRTAddr	设置 RT 地址
M1553B_RT_Start	启动 RT
M1553B_RT_Stop	停止 RT
M1553B_RT_LoadTimeTag	是否装载同步时间标签
M1553B_RT_ClearTimeTag	是否清除时间标签

2.1.2.3 MT 关键函数

实现 1553B 总线 MT 功能，首先需要对相应的寄存器进行 MT 端的配置，即进行 MT 初始化，初始化关键代码：

```

m_MemoryRange2.outd(M1553B_STARTRST
REG,0x01);
m_MemoryRange2.outd(M1553B_CFGREG3,0
x8000);
m_MemoryRange2.outd(M1553B_CFGREG3,0
x8d00);
m_MemoryRange2.outd(M1553B_CFGREG1,0
x5000);
m_MemoryRange2.outd(M1553B_CFGREG2,0
x8018);
m_MemoryRange2.outd(M1553B_TIMETAG,0)
;
m_MemoryRange2.outd(MT_CMDSTACKA_P
TR,0x400);
m_MemoryRange2.outd(MT_DATASTACKA_
PTR,0x800);

```

初始化完成后，MT 处于工作状态，随时监视 1553B 总线上的消息。

MT 的关键函数及功能如表 4。

表 4 MT 的关键函数及功能

函数名称	函数功能
M1553B_MT_Init	MT 模式初始化
M1553B_MT_SetMsgFilterTable	设置消息过滤表
M1553B_MT_Start	启动 MT
M1553B_MT_GetMsgNum	获取已接收的消息个数
M1553B_MT_ReadMsg	读取消息

3 结束语

笔者介绍了基于 PCI9054 的 1553B 总线通信板卡设计原理与方法，该板卡可工作在 BC、RT、MT 任意一种模式。测试结果表明：其总线数据传输可靠性高、稳定、无误码，在实际应用通过 CPCI 总线与主机相连，可以提高系统集成度。该设计方法已在某机载军用产品设计上得到了应用实现，取得了良好的效果。

参考文献：

- [1] PLX Technology Inc. PCI9054 Data Book Version2.1[M]. US: PLX Technology Inc, 2000.
- [2] DDC. ACE/Mini-ACE Series BC/RT/MT Advanced Communication Engie Integrated 1553 Terminal User's Guide[S]. New York: DATA DEVICE CORP, 1999.
- [3] 武安河, 郇铭, 于洪涛. Windows 2000/XPWDM 设备驱动程序开发[M]. 北京: 电子工业出版社, 2003: 351-376.
- [4] 杨甘霖, 蔡远文, 姚静波, 等. 基于 CPCI 总线的运载火箭脉冲信号多路采集卡[J]. 兵工自动化, 2012, 31(9): 75-77.
- [5] 童鹏, 吴新建. PCI9054 芯片接口设计中若干问题的深入研究[J]. 电子技术应用, 2005, 31(10): 64-66.