

doi: 10.7690/bgzd.2014.03.020

基于 FPGA 的火炮实验场多相机触发控制系统

戴劲松, 董永明, 王茂森

(南京理工大学机械工程学院, 南京 210094)

摘要: 为实现火炮射击实验场多相机实时采集实验图像, 设计基于 FPGA 的火炮试验场多相机触发控制系统。系统以 FPGA 为控制核心, 以键盘的输入以及上位机和下位机的 RS-485 通信作为控制手段。详细介绍系统的软硬件设计, 并通过 FPGA 逻辑分析仪实时在线仿真。仿真结果表明: 该系统原理简单、结构紧凑、控制手段多、可靠性高, 能克服传统触发电路的缺陷, 满足火炮发射场多相机触发控制的要求。

关键词: 火炮射击试验场; FPGA; 多相机触发; 在线仿真; RS-485 通信

中图分类号: TJ306 **文献标志码:** A

Multi-Camera Triggering and Controlling System of Gun Test Field Based on FPGA

Dai Jingsong, Dong Yongming, Wang Maosen

(School of Mechanical Engineering, Nanjing University of Science & Technology, Nanjing 210094, China)

Abstract: To capture the real-time image of experiment by multi-camera in gun shooting test field, design a multi-camera triggering and controlling system of gun test field based on FPGA. The system takes FPGA as the control core, use the keyboard to input, and RS-485 telecommunication of the upper computer to lower computer as control method. The article describes the software and hardware design of the system in detail and verifies it's feasibility with on line real-time simulation at last. It shows that this system has the following characteristics: simple in principle, compact structure, multi-methods in controlling, high reliability. And it can overcome the shortage in traditional trigger circuit, and meet the controlling of the multi-camera in gun shooting test field.

Keywords: gun test field; FPGA; multi-camera triggering; online simulation; RS-485 communication

0 引言

近年来, 随着火炮射速不断提高, 射击频率不断加快, 在火炮现场试验时, 对试验数据、试验图像采集的实时性、安全性要求也越来越高。在火炮发射的同时, 相机能高速采集火炮发射实时图像, 对火炮的研究具有十分重要的意义。实时采集的核心部分就是实现对试验场相机的实时触发。

随着计算机技术的迅猛发展, 微处理器性价比不断提高, 使得使用微处理器设计各类触发系统的技术已经比较成熟^[1]。但是使用微处理器开发数字触发器增加了系统分散性, 降低了控制精度。并且大部分微处理器的顺序执行特性, 也降低了控制的实时性。

FPGA 由于具有强大的逻辑和时序功能, 而且系统编程及调试方便, 极大地简化了系统的硬件电路, 由于强大的并行处理能力, 提高了多相机同时运行的实时性^[2]。同时 FPGA 具有运行速度快、可重复编程、集成度高等优点^[3], 其仿真系统支持在线调试, 提高了效率, 同时也为实际工程应用奠定了技术基础; 因此, 笔者采用现场可编程门阵列作为触发主控芯片, 开发了一套基于 FPGA 的火炮试验场多相机触发控制系统。

1 系统结构

笔者设计的火炮试验场多相机触发控制系统包括 485 通信模块、按键输入模块、传感信号采集模块、逻辑综合模块和触发信号输出模块。控制系统整体结构图如图 1 所示。

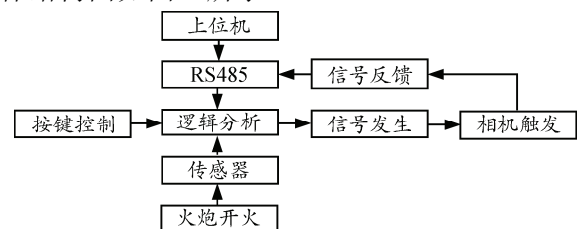


图 1 控制系统整体结构

FPGA 中的 RS-485 模块负责接收来自计算机等外部设备的指令和信息, keyinput 模块负责对外部按键进行解码, 将外部的 4×4 键盘按键状态翻译成对应的数字信息。逻辑分析模块 state_select 将根据 RS-485 的信息指令, 按键状态, 传感器状态通过有限状态机选择系统触发模式, 以及触发信号的频率, 触发信号的个数。最终信号发生模块 exciter 将根据 state_select 确定的状态完成信号触发。并最终通过一个顶层模块将各个模块统一起来, 实现系统整体功能。系统的 RTL 视图如图 2 所示。

收稿日期: 2013-10-20; 修回日期: 2013-11-30

作者简介: 戴劲松(1968—), 男, 重庆人, 博士, 研究员, 从事火炮、自动武器、弹药工程和机械电子工程研究。

笔者采用 altera 公司的 Cyclone II 系列的 EP2C8Q208C8 芯片, 其具有 8 256 个逻辑单元, 36 个 M4K, 总 RAM165888 bits, 内部乘法器个数为 18 个, 2 个锁相环, 最大可用 I/O 口个数为 182 个。完全满足系统功能要求^[4]。笔者采用目前国际通用的硬件描述语言 verilog 编写程序。开发工具采用 Quart us II 开发平台, 该开发工具是美国 Altera 公

司自行设计的一种 EDA 软件工具, 具有全面的逻辑设计能力, 设计者可以自由组合文本、原理图和波形输入设计, 建立起层次化的设计。利用该软件配备的编译、仿真、综合、芯片编程等功能, 将设计的电路图或电路描述程序变成基本的逻辑单元写入到可编程芯片中(如 CPLD, FPGA)^[5]。最终仿真测试采用该软件自带的 SignalTap II 逻辑分析仪。

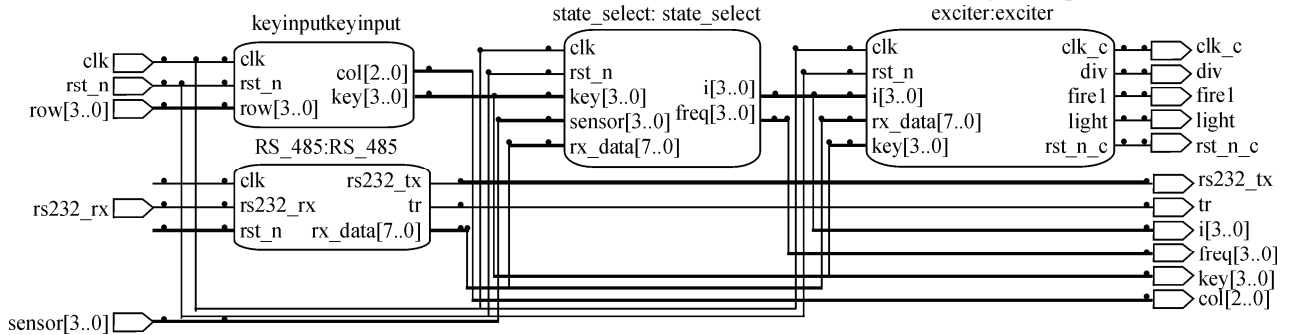


图 2 触发系统 RTL 视图

2 软硬件模块

2.1 RS485 通信模块

火炮实验环境一般较为恶劣, 常会有电气噪声干扰传输线路, 使用 RS-232 通讯时经常因外界电气干扰而导致信号传输错误; 另外, RS-232 通讯的最大传输距离在不增加缓冲器的情况下只能达到 15 m, 传输距离显然不满足火炮实验条件。RS-485 是工业界使用最为广泛的双向、平衡传输标准接口, 支持多点连接, 允许创建多达 32 个节点的网络; RS-485 网络采用平衡双绞线作为传输媒体, 平衡双绞线的长度和传输速率成反比, 最大传输速度为 10 Mbit/s, 最远传输距离为 1 219 m^[6]。因此笔者采用 RS-485 作为通信模块, 在 FPGA 中编写 RS-485 收发模块来实现 RS-485 通信。其收发模块的软件程序的 RTL 视图如图 3 所示。而与上位机之间的连接, 直接采用 RS232-RS485 转换器。

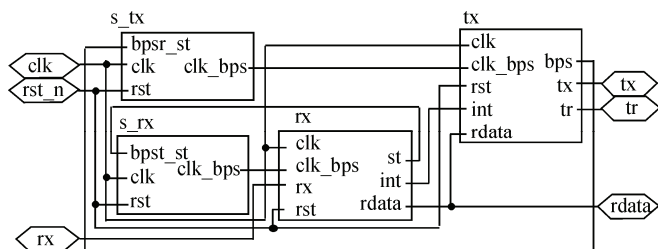


图 3 485 通信模块内部 RTL 视图

RS485 通讯网络通过差分信号传递信息, 因此采用 Max3485 收发控制芯片实现差分信号向 FPGA 可处理的 3.3 V 数字信号转换。由于工作环境较为恶劣, 其接口电路必须额外增加相应的保护电路。设计采用钳位于 6.8 V 的 TVS 管 V4、V5、V6 来保护 RS-485 总线的, 避免 RS-485 总线在受外界干扰

时产生的高压损坏 RS-485 收发器。

RS-485 通信模块主要包含发送波特率选择模块 s_tx、接收波特率选择模块 s_rx、接收模块 rx 和发送模块 tx。其中波特率选择模块主要是通过分频器以及计数器实现 485 通信的波特率设置。通过 rx 模块接收通信线路上的串行数据, 并转存为 8 位数据, 同时将接收到的数据由 tx 发回给上位机, 确认接收成功, 发送以及接收模块的程序流程图如图 4。

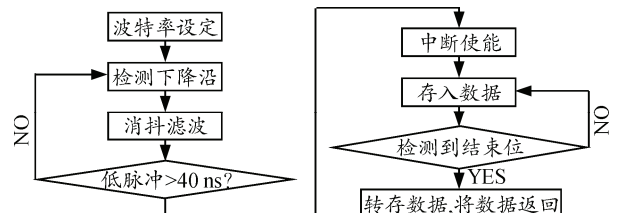


图 4 RS-485 收发程序流程

2.2 按键输入模块

按键模块采用 4×4 键盘输入, 电路如图 5。

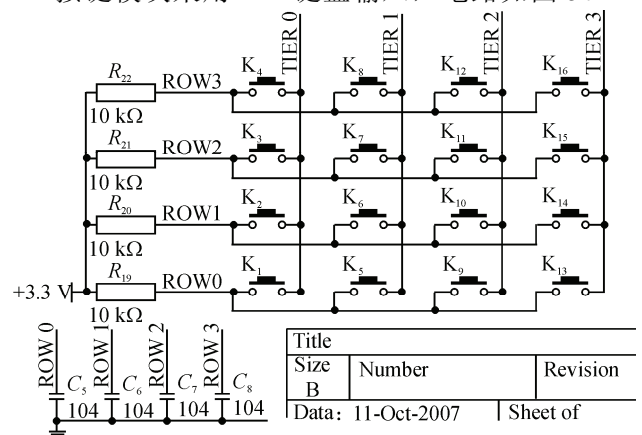


图 5 矩阵键盘电路

Title	Number	Revision
Size B		
Data: 11-Oct-2007		Sheet of

主要是以 500 kHz 的频率通过状态机对矩阵键盘列进行扫描，一旦检测到列被按下，则进入行扫描状态，并根据行列扫描最终结果确定所按下的数字键，将按键信息存入寄存器中。

2.3 逻辑状态选择模块

逻辑状态选择模块根据按键状态确定触发器的工作状态，然后在不同状态下进一步读取按键状态、RS-485 通信状态和传感器状态来决定发出方波的频率以及个数。由于要遵循严格的逻辑关系，因此采用有限状态机来实现逻辑状态的选择，其程序流程图如图 6、状态如表 1。

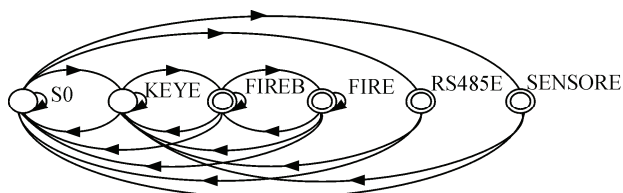


图 6 状态机流程

表 1 状态机状态

状态名	含义	状态名	含义	状态名	含义
S0	初始状态	FIREB	触发准备	RS485E	通信模式
KEYE	按键模式	FIRE	触发模式	SENSORE	传感器模式

当状态机运行时，首先进入 S0 默认初始状态，然后根据按键选择进入相应的控制模式，控制模式分为按键控制 KEYE、RS-485 通信控制 RS485E 和

传感器控制 SENSORE。进入各自控制模式后，读取各自控制信号，从而决定发波的频率和个数。

2.4 发波模块

发波模块主要是通过逻辑状态选择模块中读取到外部控制信号参数后，改变分频计数器的计数值以及发出波计数器的值，来改变发波频率和发出波的个数，从而最终达到控制发波频率和发波个数。

由于 FPGA I/O 口最大只能直接输出 3.3 V 电压，驱动能力较弱；因此，在波输出模块中，笔者通过 74HCT32 来实现 3.3 V 向 5 V 电压的转换，从而扩大其驱动能力。

3 实验论证

将触发器实际硬件做出来之后，将以上各程序模块写入 FPGA 器件中，利用在线逻辑分析仪进行仿真，得到如图 7 的仿真波形。其中，div 为触发信号，clk_c 为对 50 M 外部时钟进行 2 分频后的信号，Rx_data 为 485 通信收到的上位机指令数据，而 key 为外部键盘命令数据。此时按键按下 2 键，触发器进入 RS485 通信控制模式，即触发器所发出方波个数，频率由上位机指定。由仿真结果可以看出，该设计逻辑功能正确。经过试验测定，该触发器发波最高频率可达 500 kHz，完全可以满足火炮发射时的快速响应需要。

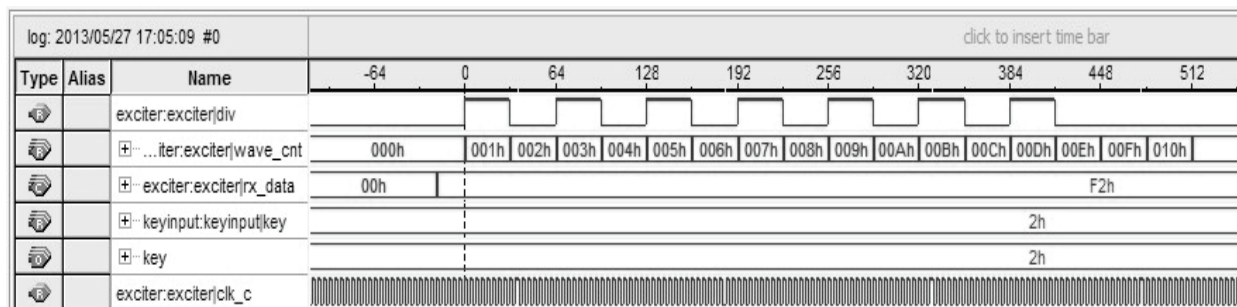


图 7 在线实时仿真结果图

4 结束语

笔者设计的基于 FPGA 的火炮实验场多相机触发控制系统充分利用 FPGA 的高速计算和逻辑处理能力，较好地解决了火炮发射场多相机触发控制问题，原理简单，结构紧凑，控制手段多，可靠性较高。采用 FPGA 能够简化复杂逻辑电路的设计，程序简单，修改升级可在不改变硬件电路的情况下完成，克服传统触发电路的缺陷。并且通过时序约束，可以显著提高该触发器的实时性和准确性，满足火炮发射场多相机触发控制的要求。

参考文献：

- [1] 廖艳娥. 基于 FPGA 的智能晶闸管触发器[J]. 电气时代, 2006(10): 134-136.
- [2] 陈映芳. 基于 FPGA 的数字脉冲触发器研发[J]. 机械与电子, 2010(1): 77-78.
- [3] 侯宏录, 张文芳. 基于 FPGA 的 SDRAM 控制器设计方案[J]. 兵工自动化, 2013, 31(2): 57-60.
- [4] 杜慧敏. 基于 verilog 的 FPGA 设计基础[M]. 西安: 西安电子科技大学出版社, 2006: 24-25.
- [5] 徐莉, 苏楠. 基于 CPLD 的晶闸管脉冲触发器的设计[J]. 电气传动, 2009, 39(5): 72-75.
- [6] 卢亚普. RS485 总线调试设备的接口设计[J]. 中国科技信息, 2011(1): 58-60.